

# Document made available under the Patent Cooperation Treaty (PCT)

International application number: PCT/JP05/005296

International filing date: 16 March 2005 (16.03.2005)

Document type: Certified copy of priority document

Document details: Country/Office: JP  
Number: 2004-208524  
Filing date: 15 July 2004 (15.07.2004)

Date of receipt at the International Bureau: 12 May 2005 (12.05.2005)

Remark: Priority document submitted or transmitted to the International Bureau in compliance with Rule 17.1(a) or (b)



World Intellectual Property Organization (WIPO) - Geneva, Switzerland  
Organisation Mondiale de la Propriété Intellectuelle (OMPI) - Genève, Suisse

日本国特許庁  
JAPAN PATENT OFFICE

PCT/JP2005/005296

16.3.2005

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日  
Date of Application: 2004年 7月15日

出願番号  
Application Number: 特願2004-208524

パリ条約による外国への出願  
に用いる優先権の主張の基礎  
となる出願の国コードと出願  
番号

The country code and number  
of your priority application,  
to be used for filing abroad  
under the Paris Convention, is

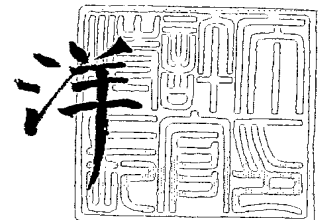
J P 2 0 0 4 - 2 0 8 5 2 4

出願人  
Applicant(s): 松下電器産業株式会社

2005年 4月21日

特許庁長官  
Commissioner,  
Japan Patent Office

小川



出証番号 出証特2005-3036659

【書類名】 特許願  
【整理番号】 2925160021  
【提出日】 平成16年 7月15日  
【あて先】 特許庁長官 殿  
【国際特許分類】 H01L 33/00  
【発明者】  
    【住所又は居所】 大阪府門真市大字門真 1 0 0 6 番地 松下電器産業株式会社内  
    【氏名】 永井 秀男  
【特許出願人】  
    【識別番号】 000005821  
    【氏名又は名称】 松下電器産業株式会社  
【代理人】  
    【識別番号】 100090446  
    【弁理士】  
    【氏名又は名称】 中島 司朗  
【先の出願に基づく優先権主張】  
    【出願番号】 特願2004- 79299  
    【出願日】 平成16年 3月18日  
【手数料の表示】  
    【予納台帳番号】 014823  
    【納付金額】 16,000円  
【提出物件の目録】  
    【物件名】 特許請求の範囲 1  
    【物件名】 明細書 1  
    【物件名】 図面 1  
    【物件名】 要約書 1  
    【包括委任状番号】 9003742

## 【書類名】特許請求の範囲

## 【請求項 1】

窒化物半導体からなる n 型半導体層と p 型半導体層とで量子井戸発光層を挟んでなる半導体多層膜を有し、前記 p 型半導体層に対向して p 側電極を設け、前記発光層で発生する光を前記 n 型半導体層側から取り出す構成とした半導体発光装置であって、

前記 p 側電極から p 型半導体層へ流入する電流の、前記半導体多層膜の積層方向と直交する面内における集中領域が当該面方向に分散する構成とされていることを特徴とする半導体発光装置。

## 【請求項 2】

前記 p 側電極の前記 p 型半導体層に対向する面は、複数の凸部または複数の凹部が略一様に分散されてなる凹凸面に形成されており、当該凹凸面における凸部頂部と p 型半導体層とが接合されていて、

p 側電極に供給される電流が、前記凸部頂部から前記 p 型半導体層へ流入することを特徴とする請求項 1 記載の半導体発光装置。

## 【請求項 3】

前記 p 側電極は、前記発光層から向かってくる光を前記 n 型半導体層側へ反射する金属材料で形成されていることを特徴とする請求項 2 記載の半導体発光装置。

## 【請求項 4】

前記凹凸面における凹部には絶縁材が充填されていることを特徴とする請求項 2 または 3 記載の半導体発光装置。

## 【請求項 5】

前記絶縁材は、前記発光層で発生する光に対して透明な材料で形成されていることを特徴とする請求項 4 記載の半導体発光装置。

## 【請求項 6】

前記絶縁材は、前記 p 型半導体層を形成する窒化物半導体材料と略同じ屈折率を有する材料で形成されていることを特徴とする請求項 4 または 5 記載の半導体発光装置。

## 【請求項 7】

駆動電流値を前記発光層の主面積で除した平均電流密度が  $50 \text{ A/cm}^2$  以下となる範囲で使用され、前記 p 型電極は前記発光層の略全面に臨むように形成されている半導体発光装置であって、

使用時において、前記 p 側電極の前記凸部頂部に、少なくとも  $100 \text{ A/cm}^2$  の電流密度で電流が流れるように、前記凹凸面における凸部と凹部の比率が設定されていることを特徴とする請求項 2～6 のいずれか 1 項に記載の半導体発光装置。

## 【請求項 8】

前記 p 型半導体層の前記 p 側電極に面する表面は、格子欠陥が集結してなる高欠陥領域と、前記高欠陥領域の近傍に形成された低欠陥領域とに区別され、

前記 p 型半導体と接合されている前記凸部が低欠陥領域に対応する位置に形成されていることを特徴とする請求項 2～7 のいずれか 1 項に記載の半導体発光装置。

## 【請求項 9】

前記半導体多層膜の前記 p 側電極との対向面が複数の凸部または複数の凹部が略一様に分散されてなる凹凸面に形成されており、当該凹凸面における凸部頂部の p 型半導体層部分において、当該 p 型半導体層と前記 p 側電極とが電氣的に接続されていて、

p 側電極に供給される電流が、前記凸部頂部に流入されることを特徴とする請求項 1 記載の半導体発光装置。

## 【請求項 10】

前記 p 側電極は、前記発光層から向かってくる光を前記 n 型半導体層側へ反射する金属材料で形成されていることを特徴とする請求項 9 記載の半導体発光装置。

## 【請求項 11】

前記凹凸面における凹部底部が、前記 n 型半導体層中に存することを特徴とする請求項 9 または 10 記載の半導体発光装置。

**【請求項 12】**

前記半導体多層膜の前記 p 側電極と対向する表面は、格子欠陥が集結してなる高欠陥領域と、前記高欠陥領域の近傍に形成された低欠陥領域とに区別され、

前記凹凸面における凸部頂部が低欠陥領域となるように当該凹凸面が形成されていることを特徴とする請求項 9～11 のいずれか 1 項に記載の半導体発光装置。

**【請求項 13】**

前記 n 型半導体層、前記量子井戸発光層および前記 p 型半導体層からなる半導体多層膜を、当該 p 型半導体層側で支持するベース基板と、

当該ベース基板で受けるような形で、前記半導体多層膜の側面およびベース基板とは反対側の主面を覆うように形成された蛍光体膜と、

を有することを特徴とする請求項 1～12 のいずれか 1 項に記載の半導体発光装置。

**【請求項 14】**

実装基板を有し、

請求項 1～13 のいずれか 1 項に記載の半導体発光装置が前記実装基板に実装されていることを特徴とする照明モジュール。

**【請求項 15】**

光源として、請求項 14 に記載の照明モジュールを備えたことを特徴とする照明装置。

**【請求項 16】**

基板に半導体発光装置が搭載され、当該半導体発光装置が樹脂でモールドされてなる表面実装部品であって、

前記基板に搭載される半導体発光装置として、請求項 1～13 のいずれか 1 項に記載の半導体発光装置が用いられていることを特徴とする表面実装部品。

**【請求項 17】**

半導体発光装置が縦横に配列されてなるドットマトリックス表示装置であって、

配列される半導体発光装置として、請求項 1～13 のいずれか 1 項に記載の半導体発光装置が用いられていることを特徴とする表示装置。

## 【書類名】明細書

【発明の名称】半導体発光装置、照明モジュール、照明装置、表面実装部品、および表示装置

## 【技術分野】

## 【0001】

本発明は、半導体発光装置、照明モジュール、照明装置、表面実装部品、および表示装置に関し、特に、量子井戸発光層を有する窒化物半導体発光装置等に関する。

## 【背景技術】

## 【0002】

GaN系半導体は、一般式  $B_z Al_x Ga_{1-x-y-z} In_y N_{1-v-w} As_v P_w$  ( $0 \leq x \leq 1$ 、 $0 \leq y \leq 1$ 、 $0 \leq z \leq 1$ 、 $0 \leq x + y + z \leq 1$ 、 $0 \leq v \leq 1$ 、 $0 \leq w \leq 1$ 、 $0 \leq v + w \leq 1$ ) で表される III-V 族窒化物半導体（一般に  $BAlGaInNAsP$  と記載される。）である。各層が当該 GaN 系半導体材料で形成される半導体多層膜を有する半導体発光装置の一つに発光ダイオード（以下、「LED (Light Emitting Diode)」という。）がある。当該 LED は、発光層を構成する半導体の上記組成比に応じて紫外域 200 nm ~ 赤外域 1700 nm の広範囲において発光可能なものとして知られている。特に現時点では、青緑色よりも短波長域の青色発光領域での応用で普及しつつある。

## 【0003】

青色発光する LED（青色 LED）は、これと蛍光体とを組み合わせる白色 LED と共に、携帯電話に代表される電子機器に搭載され爆発的に普及し続けている。また、LED は白熱電球やハロゲン電球に比べて長寿命であることから、白色 LED を照明に用いる研究が活発になされており、将来的には既存の照明光源に代わる可能性を秘めている。

LED を一般的な照明光源に使用するためには、まず、発光効率のさらなる向上が不可欠である。一般に LED の発光効率を示す指標として、内部量子効率と外部量子効率とがある。内部量子効率とは、発光層に注入された電流が発光層内で光に変換される割合であり、当該内部量子効率は、電子と正孔の発光再結合の割合に比例する。外部量子効率は、同じく注入された電流が LED チップの外に光として取り出される割合である。即ち、両者は、内部量子効率と発光層で発生した光が LED チップ外に取り出される割合（光取出し効率）との積が外部量子効率となるといった関係にある。

## 【0004】

LED の一般的な構成として、p 型半導体層－発光層－n 型半導体層の接合構造を有するものがある。そして、n 型半導体層に形成された n 側電極と p 型半導体層に形成された p 側電極の両電極から給電することにより、発光層が発光する。ここで、光取出し面に位置することとなる電極は、光射出の邪魔にならないようにする必要がある。例えば、p 型半導体層側が光取出し側となる場合には、p 側電極は、p 型半導体層主面の片隅に可能な限り小面積で形成されることとなる。

## 【0005】

ところで、GaN 系半導体においては、一般的に、低抵抗の p 型半導体層の製造が容易ではなく、上記のように電極を設けたのでは、発光層全体に均一に電流を流すことが困難となり、電極の直下およびその近傍しか発光しない。そこで、従来、p 型半導体層の全面に透明電極を形成した上に前記 p 側電極（台座電極という場合もある。）を設けるような工夫がなされている（特許文献 1 参照）。これにより、p 側電極から流された電流が透明電極によって拡散され、p 型半導体層全体から発光層へ電流を流すことが可能となって、発光効率が改善されることとなる。

## 【0006】

また、発光効率を向上させるために、発光層を薄くして電子波の波長程度の厚さとする量子井戸構造を採用したものもある（特許文献 2 参照）。量子井戸構造を採用すると、電子と正孔の再結合（発光再結合）の割合が増えるために、さらに発光効率の向上が期待できる。

【特許文献1】特開2003-110138号公報

【特許文献2】特開平11-330552号公報

【発明の開示】

【発明が解決しようとする課題】

【0007】

しかしながら、量子井戸構造を採用したLEDは、採用しないものよりも発光効率を向上させることができるものの、Ga<sub>0.4</sub>N<sub>0.6</sub>系LEDでは、以下のような課題が残されている。

現在普及しているGa<sub>0.4</sub>N<sub>0.6</sub>系半導体では、材料固有の性質から生じる応力によりピエゾ効果が働く結果、電子と正孔の発光再結合が妨げられ、このことが、内部量子効率を下げる原因となっているのである。その理由の概要について、以下に説明する。

【0008】

量子井戸構造は、発光層での発光再結合の割合を高めるべく電子と正孔をエネルギー障壁で閉じ込めるために用いられている。井戸層における電子と正孔の各キャリアの存在確率は波動分布関数で与えられ、それらの空間的な重なり割合（発光層の同じ位置に存在する割合）が発光再結合の割合に比例する。

ところが、ピエゾ効果によって内部電界が発生するので、電子と正孔はそれぞれ井戸層の両側に偏って分布することになる。すなわち、井戸層において電子と正孔の空間的な重なり割合が減少するために、発光再結合の割合が下がり、発光効率が下がってしまうのである。

【0009】

井戸層内のキャリア密度を高めれば、内部電界が終端されるスクリーニング効果が働き、ピエゾ効果によって生じる内部電界をうち消すことができる。その結果、井戸層における電子と正孔の空間的な重なり割合が増加し、発光再結合の割合が上がり、内部量子効率を高められる。

キャリア密度を高めるためには、発光層への注入電流を増やせばよいのであるが、そうすると、発熱量が増えてLEDチップ温度が上昇するため、LEDチップそのものの特性劣化や、一般的にLEDチップ周りを覆う樹脂の劣化などといった弊害を招いてしまう。

【0010】

本発明は、発光層への注入電流を許容範囲に抑えつつ、発光効率を向上させることが可能な、半導体発光装置、当該半導体発光装置を用いた照明モジュール、照明装置、表面実装部品、および表示装置を提供することを目的とする。

【課題を解決するための手段】

【0011】

上記の目的を達成するため、本発明に係る半導体発光装置は、窒化物半導体からなるn型半導体層とp型半導体層とで量子井戸発光層を挟んでなる半導体多層膜を有し、前記p型半導体層に対向してp側電極を設け、前記発光層で発生する光を前記n型半導体層側から取り出す構成とした半導体発光装置であって、前記p側電極からp型半導体層へ流入する電流の、前記半導体多層膜の積層方向と直交する面内における集中領域が当該面方向に分散する構成とされていることを特徴とする。

【0012】

前記p側電極の前記p型半導体層に対向する面は、複数の凸部または複数の凹部が略一様に分散されてなる凹凸面に形成されており、当該凹凸面における凸部頂部とp型半導体層とが接合されていて、p側電極に供給される電流が、前記凸部頂部から前記p型半導体層へ流入することを特徴とする。

前記p側電極は、前記発光層から向かってくる光を前記n型半導体層側へ反射する金属材料で形成されていることを特徴とする。

【0013】

前記凹凸面における凹部には絶縁材が充填されていることを特徴とする。

前記絶縁材は、前記発光層が発生する光に対して透明な材料で形成されていることを特徴とする。

前記絶縁材は、前記 p 型半導体層を形成する窒化物半導体材料と略同じ屈折率を有する材料で形成されていることを特徴とする。

【0014】

駆動電流値を前記発光層の主面積で除した平均電流密度が  $50 \text{ A/cm}^2$  以下となる範囲で使用され、前記 p 型電極は前記発光層の略全面に臨むように形成されている半導体発光装置であって、使用時において、前記 p 側電極の前記凸部頂部に、少なくとも  $100 \text{ A/cm}^2$  の電流密度で電流が流れるように、前記凹凸面における凸部と凹部の比率が設定されていることを特徴とする。

【0015】

前記 p 型半導体層の前記 p 側電極に面する表面は、格子欠陥が集結してなる高欠陥領域と、前記高欠陥領域の近傍に形成された低欠陥領域とに区別され、前記 p 型半導体と接合されている前記凸部が低欠陥領域に対応する位置に形成されていることを特徴とする。

前記半導体多層膜の前記 p 側電極との対向面が複数の凸部または複数の凹部が略一様に分散されてなる凹凸面に形成されており、当該凹凸面における凸部頂部の p 型半導体層部分において、当該 p 型半導体層と前記 p 側電極とが電氣的に接続されていて、p 側電極に供給される電流が、前記凸部頂部に流入されることを特徴とする。

【0016】

前記 p 側電極は、前記発光層から向かってくる光を前記 n 型半導体層側へ反射する金属材料で形成されていることを特徴とする。

前記凹凸面における凹部底部が、前記 n 型半導体層中に存することを特徴とする。

前記半導体多層膜の前記 p 側電極と対向する表面は、格子欠陥が集結してなる高欠陥領域と、前記高欠陥領域の近傍に形成された低欠陥領域とに区別され、

前記凹凸面における凸部頂部が低欠陥領域となるように当該凹凸面が形成されていることを特徴とする。

【0017】

前記 n 型半導体層、前記量子井戸発光層および前記 p 型半導体層からなる半導体多層膜を、当該 p 型半導体層側で支持するベース基板と、当該ベース基板で受けるような形で、前記半導体多層膜の側面およびベース基板とは反対側の主面を覆うように形成された蛍光体膜とを有することを特徴とする。

上記の目的を達成するため、本発明に係る照明モジュールは、実装基板を有し、上記の半導体発光装置が前記実装基板に実装されていることを特徴とする。

【0018】

上記の目的を達成するため、本発明に係る照明装置は、光源として、前記照明モジュールを備えたことを特徴とする。

上記の目的を達成するため、本発明に係る表面実装部品は、基板に半導体発光装置が搭載され、当該半導体発光装置が樹脂でモールドされてなる表面実装部品であって、前記基板に搭載される半導体発光装置として、上記の半導体発光装置が用いられていることを特徴とする。

【0019】

上記の目的を達成するため、本発明に係る表示装置は、半導体発光装置が縦横に配列されてなるドットマトリックス表示装置であって、配列される半導体発光装置として、上記の半導体発光装置が用いられていることを特徴とする。

【発明の効果】

【0020】

本発明に係る半導体発光装置によれば、半導体多層膜を構成する p 型半導体層に対向して設けられた p 側電極から p 型半導体層へ流入する電流の、半導体多層膜の積層方向と直交する面内における集中領域が、当該面方向に分散するので、p 側電極に供給される電流は、その密度（電流密度）が高められて、p 型半導体層、ひいては量子井戸発光層に注入されることとなる。これにより、発光層においては、電流密度（キャリア密度）高くなり、スクリーニング効果が発揮されてピエゾ効果が打ち消され、発光再結合割合が上昇して



、発光量が増大する。しかも、電流の前記集中領域は、前記面方向に分散しているので、発光層における発光量も全体的に一樣に増大し、発光層全体としての発光量が増大する。その結果、駆動電流（発光層に注入する電流の総量）を増大させることなく、発光効率を向上することが可能となる。

#### 【0021】

また、p側電極のp型半導体層に対向する面を、複数の凸部または複数の凹部が略一樣に分散されてなる凹凸面に形成し、当該凹凸面における凸部頂部とp型半導体層とを接合する構造としてもよい。これにより、p側電極に駆動電流が流されると、当該電流は前記凸部頂部に集中しその密度（電流密度）が高められて、p型半導体層、ひいては量子井戸発光層に注入されることとなる。これにより、発光層においては、p側電極の前記凸部頂部に対応する領域で電流密度（キャリア密度）高くなり、当該領域においてスクリーニング効果が発揮されてピエゾ効果が打ち消され、発光再結合割合が上昇して、この部分での発光量が増大する。また、p側電極の前記凸部頂部は、p型半導体層に対してはほぼ一樣に分散されているので、発光層における発光量もほぼ一樣に増大し、発光層全体としての発光量が増大する。その結果、駆動電流（発光層に注入する電流の総量）を増大させることなく、発光効率を向上することが可能となる。

#### 【0022】

あるいは、半導体多層膜のp側電極との対向面を複数の凸部または複数の凹部が略一樣に分散されてなる凹凸面に形成し、当該凹凸面における凸部頂部のp型半導体層部分において、当該p型半導体層と前記p側電極とを電氣的に接続することとしてもよい。これによれば、p側電極に駆動電流が流されると、当該電流は前記凸部頂部に集中しその密度（電流密度）が高められて、p型半導体層、ひいては量子井戸発光層に注入されることとなる。これにより、発光層においては、前記凸部頂部に対応する領域で電流密度（キャリア密度）高くなり、当該領域においてスクリーニング効果が発揮されてピエゾ効果が打ち消され、発光再結合割合が上昇して、この部分での発光量が増大する。また、前記凸部頂部は、ほぼ一樣に分散されているので、発光層における発光量もほぼ一樣に増大し、発光層全体としての発光量が増大する。その結果、駆動電流（発光層に注入する電流の総量）を増大させることなく、発光効率を向上することが可能となる。

#### 【0023】

本発明に係る照明モジュール、照明装置、表面実装部品、および表示装置によれば、上記した発光効率の高い半導体発光装置が用いられるため、高輝度化あるいは小型化を図ることができる。

また、半導体発光装置の発光効率が高まるため、従来と同等の光出力とすれば、発熱量は少なくなる。その結果、半導体発光装置の寿命を延ばすことができる。また、放熱機構をより簡略化できるため、照明装置、表面実装部品、あるいは表示装置の小型化（薄型化）、低コスト化を図ることができる。

#### 【発明を実施するための最良の形態】

#### 【0024】

以下、本発明の実施の形態について図面を参照しながら説明する。  
(実施の形態1)

図1(a)は、半導体発光装置である白色LEDチップ2（以下、単に「LEDチップ2」という。）の概略構成を示す平面図であり、図1(b)は、図1(a)における、A・A線断面図である。図1(a)は、後述する蛍光体膜8を除いた状態を表している（蛍光体膜8は一点鎖線の仮想線で表している。）。なお、図1を含む全ての図において、各構成要素間の縮尺は統一していない。

#### 【0025】

図1(a)、(b)に示すように、LEDチップ2は、ベース基板である金属基板4上に、円盤状（円柱状）をした半導体多層膜6と当該半導体多層膜6の側面および上面を覆う蛍光体膜8が設けられた構成をしている。なお、金属基板4は金（Au）からなる。チップ全体の大きさは、金属基板4が500μm角で厚さ50μm、蛍光体膜が直径460

$\mu\text{m}$ で厚さ $200\mu\text{m}$ である。

#### 【0026】

半導体多層膜6は、金属基板4側から順に、p型半導体層であるp-GaN層10（厚さ $200\text{nm}$ ）、InGaN/GaN多重量子井戸発光層12（厚さ $50\text{nm}$ ）、n型半導体層であるn-GaN層14（厚さ $3\mu\text{m}$ ）から成り、量子井戸構造を呈している。なお、半導体多層膜6の直径は $400\mu\text{m}$ である。

半導体多層膜6の側面全面と上面（光取り出し面）の一部、および金属基板4上面の半導体多層膜6の形成領域を除く全面には、窒化シリコン膜からなる絶縁膜16が形成されている。

#### 【0027】

n-GaN層14外側主面の外周に沿って、当該n-GaN層14側から順にTi/Pt/Au膜からなるn側電極18がリング状に形成されている。また、金属基板4上面には、前記絶縁膜16を介して、Ti/Pt/Au膜からなる導電膜が当該金属基板4側からこの順に形成されていて、当該導電膜がカソード給電端子20として構成されている。そして、前記n側電極18とカソード給電端子20とは、Ti/Pt/Au膜からなる導電体である配線22によって電氣的に接続されている。配線22のn側電極18側における端部は、当該n側電極18からn-GaN層14の外側主面（光取出し面）の側方に引き出された構成となっている。なお、n-GaN層14上面（光取出し面）は、コーン状の突起が林立したような凹凸面に加工されている。当該凹凸構造14Aによって、光取出し効率が改善される。

#### 【0028】

p-GaN層10（発光層12）の下面の略全面に対向するようにp側電極24が設けられている。図1（c）は、p-GaN層10とこれよりも上部にある部材を取り除いた状態を示す平面図である。図1（b）、（c）に示すように、p側電極24は、直径約 $10\mu\text{m}$ の円柱状をした複数の凸部24Aが略一様に分散されてなる凹凸面24Bを有する。そして、各凸部24Aの頂部がp-GaN層10の下面と接合されている。このようにp側電極24と接合されたp-GaN層10は、当該p側電極24を介して金属基板4と電氣的に接続されているので、金属基板4はアノード給電端子4として機能することとなる。なお、p側電極24は、p-GaN層10側から順に積層されたRh/Pt/Au膜からなり、前記発光層12からの光を高反射率でn-GaN層14側へ反射する機能を有している。また、凹凸面24Bにおける凹部24Cは、 $\text{Ta}_2\text{O}_5$ からなる絶縁材26で充塞されている。

#### 【0029】

前記金属基板4で受けるような形で形成された蛍光体膜8は、シリコンなどの透光性樹脂に、 $(\text{Ba}, \text{Sr})_2\text{SiO}_4:\text{Eu}^{2+}$ や $\text{Y}_3(\text{Al}, \text{Ga})_5\text{O}_{12}:\text{Ce}^{3+}$ の黄緑色蛍光体粉末と $\text{Sr}_2\text{Si}_5\text{N}_8:\text{Eu}^{2+}$ や $(\text{Ca}, \text{Sr})\text{S}:\text{Eu}^{2+}$ などの赤色蛍光体粉末と $\text{SiO}_2$ などの酸化金属微粒子を分散させたものからなる。なお、透光性樹脂にはエポキシ樹脂やポリイミド樹脂を用いても構わない。また、透光性樹脂の代わりに、金属アルコキシドを出発材料とするガラス材料、またはセラミック前駆体ポリマーからなるガラス材料を用いて構わない。

#### 【0030】

上記の構成からなるLEDチップ2において、アノード給電端子4とカソード給電端子20を介して通電すると、発光層12から波長 $460\text{nm}$ の青色光が発せられる。発光層12から発した青色光の内、p-GaN層10に向かった光は、高反射率電極であるp側電極24でn-GaN層14側に反射される。n-GaN層14内に進行した光は、凹凸構造14Aの効果によって反射されることなくn-GaN層14層を透過され、蛍光体膜8で一部が吸収され黄緑色光と赤色光に変換される。そして、青色光と黄緑色光と赤色光が合成されて白色光となり、蛍光体膜8から出射される。

#### 【0031】

このように、LEDチップ2は、p-GaN層10の略全面に対向して高反射率電極で

ある p 側電極 24 を設け、n-GaN 層 14 側から光を取り出す構成としているため、発光層 12 で発生し、そのまま n-GaN 層 10 に向かう光のみならず、p-GaN 層 10 に向かった光も p 側電極 24 で反射させて n-GaN 層 10 から取り出すことができることとなり、発光効率に優れたものとなる。

#### 【0032】

また、上記したように p 側電極 24 の p-GaN 層 10 に臨む面を凹凸面に形成し、当該凹凸面における凸部頂部を p-GaN 層 10 と接合する構成としたことも、駆動電流の総量を増加させることなく発光効率を向上させることに大きく寄与している。以下、この点について詳細に説明する。

(i) p-GaN 層が高抵抗であることによる発光効率の低下に対しては、p 型半導体層の全面に例えば透明電極を接合すること（以下、p 型半導体層の略全面と接合された電極を「全面接合電極」と称する。）によって対応が可能であり、また (ii) 量子井戸構造を採用した LED において、ピエゾ効果によって量子井戸発光層に生じる電界の影響を低減して発光効率を向上させるためには、前記全面接合電極を介して供給する電流の値を大きくすればよいことは、既述した通りである。しかしながら、単に電流値を大きくしただけでは、チップ全体の発熱が問題となるのであった。

#### 【0033】

本実施の形態では、上述したように、p 側電極 24 は p-GaN 層 10（p 型半導体層）の略全面に臨むように設けることとしているものの、p 側電極 24 の p-GaN 層 10 との電気的な接続は、一様に分散させた凸部頂部で成すこととしている。その結果、p 側電極 24 に流された（駆動）電流は、各凸部で集中しその密度（電流密度）を高められ、高められた状態をほぼ維持したまま、p-GaN 層 10、ひいては発光層 12 に注入されることとなる（なぜなら、p-GaN 層 10 は、電気抵抗が高いため面方向に電流が拡がりにくいからである。）。その結果、発光層 12 においては、p 側電極 24 の前記凸部に対応する各所で電流密度（キャリア密度）高くなり、当該各所においてスクリーニング効果が発揮されてピエゾ効果が打ち消され、発光再結合割合が上昇して、この部分での発光量が増大する。そして、p 側電極 24 の凸部は、p-GaN 層 10（発光層 12）に対してほぼ一様に分散されているので、発光層 12 における発光量もほぼ一様に増大し、発光層全体としての発光量が増大するのである。

#### 【0034】

本願発明者は、上記の効果を確認すべく実験を行った。当該実験に先立ち、本願発明者は、まず、LED チップ 2 において発熱による劣化を考慮した場合、当該チップサイズ（発光層の主面積：0.1256 mm<sup>2</sup>）に対する電流値の上限は約 63 mA であることを確認した。LED を照明用に用いる場合には、寿命が少なくとも 1 万時間はあることが望ましいと考えられるところ、電流値が 63 mA を超えると当該 1 万時間の寿命を満足することができないことを実験によって見出したのである。なお、駆動電流 63 mA を発光層（p-GaN 層）の主面積で除して得られる平均電流密度は、約 50 A/cm<sup>2</sup> である。すなわち、チップサイズ（発光層の面積）が異なっても、平均電流密度が 50 A/cm<sup>2</sup> 以下となるような駆動電流とすれば、寿命を満足することが可能となる。

#### 【0035】

そして、p 側電極における凸部の分布密度の異なる LED チップを 4 個作成し、その各々を駆動電流 63 mA で駆動した際の輝度を測定した。具体的には、凸部の個数を異ならせることにより分布密度を変化させた。分布密度の程度は、開口率で表すこととした。開口率とは、p-GaN 層（発光層）の主面積に対する p 側電極の接合面積（凸部頂部の合計面積）の割合である。開口率が「1」の場合とは、p 側電極が全面接合電極（すなわち、従来型の p 側電極）であることを示している。そして、開口率は、その値が小さくなるほど、凸部の分布が粗になることを示している。なお、開口率の調整は、凸部の個数を変更する代わりに、凸部頂部の面積（凸部の大きさ）を変更することによっても可能である。

#### 【0036】

ここで、実験に供したLEDチップは、開口率が「1」、「0.75」、「0.5」、「0.25」となる4種類である。また、蛍光体膜は設けずに、 $n\text{-Ga}\text{N}$ 層上面から射出される青色光の輝度を、当該 $n\text{-Ga}\text{N}$ 層上面から3cmの位置で測定した。

実験結果を図2に示す。図2において、横軸は開口率を示している。左縦軸は、相対輝度を示している。相対輝度は、開口率「1」の場合の測定輝度を「1」とし、各開口率における測定輝度を開口率「1」の測定輝度で除した値である。右縦軸は、駆動電流(63mA)をp側電極の $p\text{-Ga}\text{N}$ 層との間の接合面積で除して得られる電流密度 $[\text{A}/\text{cm}^2]$ を示している。以下、この電流密度を、半導体多層膜へ電流を注入する部分における電流密度を表しているという意味で「注入部電流密度」と称する。

#### 【0037】

図2から、開口率が1よりも小さくなると、すなわち、注入部電流密度が大きくなると相対輝度が上昇していることが確認される。このことは、発光層における電流密度(キャリア密度)の上昇によってスクリーニング効果が発揮されてピエゾ効果が打ち消され、発光再結合の割合が増加し、発光効率が向上するためと考えられる。

開口率が小さくなるにつれ相対輝度は徐々に向上するものの、開口率0.5を下回ったあたりで最高の相対輝度約1.5となりその後は略一定となる。ここで開口率0.5における注入部電流密度は約 $100\text{A}/\text{cm}^2$ である。すなわち、最高の相対輝度を得るためには、少なくとも $100\text{A}/\text{cm}^2$ の注入部電流密度が必要であるといえる。換言すれば、少なくとも $100\text{A}/\text{cm}^2$ の注入部電流密度が得られる開口率となるように、p側電極の凹凸面を形成すればよいのである。なお、もちろん、注入部電流密度が $100\text{A}/\text{cm}^2$ 以上となる開口率の上限は、上記0.5に限らず、駆動電流値(平均電流密度)によって変動するものである。但し、発熱の問題から、平均電流密度の上限は $50\text{A}/\text{cm}^2$ とするのである。

#### 【0038】

また、本実施の形態に係るLEDチップ2は、発光効率に関し、以下のような効果も有している。

p側電極24の前記凹凸面24Bの凹部24Cに充填されている絶縁材26を構成する $\text{Ta}_2\text{O}_5$ は、発光層12からの青色光に対して透明である(もちろん、可視光全般に対して透明であるが)ので、凹部24Cに入射した光を当該凹部24C表面で、 $n\text{-Ga}\text{N}$ 層14方向へ反射させることが可能となる。さらに、 $\text{Ta}_2\text{O}_5$ の屈折率は $\text{Ga}\text{N}$ の屈折率と比較的近いので、反射吸収の影響による光の損失が少ないことも、発光効率の向上に寄与する。なお、凹部24に充填する絶縁材は、 $\text{Ta}_2\text{O}_5$ に限らない。例えば、 $\text{Ga}\text{N}$ の屈折率に略等しく可視光に対して透明な絶縁材料として知られている、 $\text{ZrO}_2$ 、 $\text{ZnO}$ 、 $\text{Y}_2\text{O}_3$ 、 $\text{TiO}_2$ 、 $\text{SrTiO}_3$ を用いることとしてもよい。あるいは、一般的な半導体デバイスの絶縁材料である酸化シリコンや窒化シリコンなども使える。また、これら絶縁材料を複数組み合わせることもよく、そうすることにより、屈折率の最適化を行うことが可能となる。また、絶縁材料を多数層に積層して凹部を充填し、絶縁材を形成することにより、当該絶縁材を分布ブラッグ高反射膜として機能させることも可能となる。

#### 【0039】

なお、ここで本明細書および特許請求の範囲において絶縁材(料)とは、抵抗率が $10^2\Omega\cdot\text{cm}$ 以上、望ましくは $10^5\Omega\cdot\text{cm}$ 以上、より望ましくは $10^8\Omega\cdot\text{cm}$ 以上の材料を指し、一般的に高抵抗材料と称されている材料も含む趣旨で使用しており、例えば $\text{Ga}\text{N}$ 系の半導体材料も含まれる。

また、LEDチップ2は、半導体多層膜6の光取り出し面側にサファイア基板等が配されていないので、当該半導体多層膜6からの光取り出し効率の非常に高いものとなっている。

#### 【0040】

LEDチップ2は、上記した発光効率に関する効果以外にも、下記する効果を有する。

LEDチップ2は、 $p\text{-Ga}\text{N}$ 層の略全面に臨んでp側電極24が配され、当該p側電極24において略一様に分散された凸部24から電流を注入することとしているため、半

導体多層膜 6 (発光層 12) 全体に電流を注入することができるので、動作電圧を下げる  
ことができる。

#### 【0041】

LEDチップ 2 は、高熱伝導率を有する金属基板 4 から、主に発光層 12 で生じた熱が  
後述する実装基板 (セラミックス基板 202、図 25 参照) に放散される関係上、これに  
よっても発光層 12 の過熱を抑制することができることとなり、高出力、長寿命の LED  
チップ (半導体発光装置) を実現できる。更に、後述する実装態様により、光取出し側と  
なる上方には、ボンディングワイヤー等の出射光を遮るものがないので、影のない光を出  
射することができる。また、サファイア基板など絶縁性基板を含んでいないので、静電耐  
圧も向上する。

#### 【0042】

LEDチップ 2 は、上記したように、半導体多層膜の厚みが  $3\mu\text{m}$  程度であるのに比べ  
て、蛍光体膜の厚みは  $200\mu\text{m}$  と十分に厚い。また、半導体多層膜の側面外周にも、蛍  
光体膜が設けられている。したがって、当該蛍光体膜は、半導体多層膜の周囲にほぼ一様  
な厚みで形成されていることとなり、これによって、蛍光体膜の厚みムラに起因する色ム  
ラの少ない白色光を得ることができる。

#### 【0043】

LEDチップ 2 は、発光層 12 を含む半導体多層膜 12 が略円盤状 (略円柱状) に形成  
されており、蛍光体膜 8 が当該半導体多層膜 12 に対してほぼ均一な厚みで形成されてい  
るので、当該 LEDチップ 2 から得られる光のスポット形状もほぼ円形となる。したがっ  
て、LEDチップ 2 は、照明用光源として好適なものとなる。

LEDチップ 2 は半導体多層膜を支持するのに十分な厚みの金属基板 (Auメッキ層)  
を有している。更に、蛍光体膜 8 も半導体多層膜の支持機能を有している。これらにより  
LEDチップ 2 のハンドリングが容易になっている。

#### 【0044】

上記の構成からなる LEDチップの製造方法について、図 3～図 6 を参照しながら説  
明する。なお、図 3～図 6 では、LEDチップ 2 の各構成部分となる素材部分には 100  
番台の符号付し、その下 2 桁には LEDチップ 2 の対応する構成部分に付した番号を用  
いることとする。

まず、MOACVD法 (有機金属化学気相成長法) を用い、図 3 に示すように 2 インチ  
のサファイア基板 28 上に GaNバッファ層 (不図示)、 $n\text{-Ga}\text{N}$  層 1014、 $\text{InGa}\text{N}/\text{Ga}\text{N}$  多層量子井戸発光層 1012、 $p\text{-Ga}\text{N}$  層 1010 をこの順に結晶成長に  
より積層する [図 3 (a)]。

#### 【0045】

次に絶縁材 26 (図 1 参照) となる  $\text{Ta}_2\text{O}_5$  膜 1026 をスパッタにより積層する。そ  
の際、 $\text{Ta}_2\text{O}_5$  膜 1026 が不要な部分については、あらかじめマスクパターン (不図示)  
により覆っておく。 $\text{Ta}_2\text{O}_5$  膜 1026 を積層した後にマスクパターンを除去すると必  
要な部分に絶縁材 26 が形成される [図 3 (b)]。なお、先に  $\text{Ta}_2\text{O}_5$  膜を積層した後、  
必要部分をマスクパターンで覆い、不要部分をエッチングで除去しても構わない。

#### 【0046】

その後、 $\text{Rh}/\text{Pt}/\text{Au}$  層 1024 をこの順に電子ビーム蒸着法等により形成し [図 3  
(c)]、更に、厚さ  $50\mu\text{m}$  の Auメッキ層 1004 を形成する [図 3 (d)]。

続いて、サファイア基板 28 を除去する工程に入る。まず、テフロン (登録商標) シー  
トなどの高分子フィルム 30 を Auメッキ層 1004 側に張り付ける [図 4 (e)]。高分子  
フィルムは、サファイア基板 28 を除去した後の半導体多層膜 1006 や Auメッキ層  
1004 を支持し、製造工程に於けるハンドリングを容易にするための支持部材として用  
いられる。

#### 【0047】

高分子フィルム 30 を張り付けた後、サファイア基板 28 側から波長  $355\text{nm}$  の YAG  
第 3 高調波レーザ光 LB を、サファイア基板 28 全面を走査するように照射する [図 4

(f) ]。照射されたレーザ光LBはサファイア基板28では吸収されず透過し、サファイア基板28とn-GaN1014層の界面のみで吸収されるため、局所的な発熱により界面付近に於けるGaNの結合が分解される。これによりサファイア基板28と半導体多層膜1006は結晶構造的には分離した状態となる。但し、分解によってできた金属Gaによりサファイア基板28に半導体多層膜1006が接着した状態にある。金属Gaの融点は29℃と低いので加熱した塩酸などに浸すと容易にサファイア基板28と半導体多層膜1006は分離する[図4(g)]。なお、YAG第3高調波レーザ光以外にも、波長248nmのKrFエキシマレーザ光や、365nmの水銀灯輝線を用いることができる。また、サファイア基板28を研磨により除去することもあり得る。

#### 【0048】

次に、LEDチップ2となる半導体多層膜を形成するために、LEDチップ2となる部分をマスクパターン(不図示)で覆い、Auメッキ層1004が現れるまで気相或いは液相エッチングで不要な半導体多層膜1006を除去する[図5(h)]。その後、n-GaN層14の光取出し面に光取出し凹凸構造14Aを形成するため、前記マスクパターン(不図示)を除去した後、今度は、半導体多層膜6上面以外の部分をマスクパターン(不図示)で覆い、KOHなどの溶液に浸す。すると露出表面にコーン状の凹凸が形成される。凹凸形状は、溶液の濃度や温度、浸す時間、印加する電流/電圧などにより制御することができる。凹凸形状(凹凸構造14A)を形成した後、マスクパターン(不図示)を除去する[図5(i)]。

#### 【0049】

半導体多層膜6の表面保護と絶縁を目的として、窒化シリコン膜1016を形成する。n-GaN層14上面の縁周辺を僅かに残す状態で、n-GaN層14上面をマスクパターン(不図示)で覆った後、スパッタなどにより窒化シリコン膜1016を積層し、その後、前記マスクパターンを除去すると、半導体多層膜6側のAuメッキ層1004表面も含めて、n-GaN層14上面以外の部分に窒化シリコン膜1016を形成することができる[図5(j)]。

#### 【0050】

窒化シリコン膜1016を形成した後、n側電極18、配線22、及びカソード給電端子20を形成するために、Al/Pt/Au膜を形成する[図6(k)]。LEDチップ2の分離部分と周辺を少し開けてn-GaN層14上面をマスクパターン(不図示)で覆った後、電子ビーム蒸着などでAl/Pt/Au膜をこの順に形成し、前記マスクパターンを除去する。

#### 【0051】

続いて蛍光体膜8の形成工程を説明する。蛍光体膜8は半導体多層膜6部分を覆うように立体的に形成する。そのため、先に示した蛍光体粉末と酸化金属微粒子を適量分散させたシリコーン樹脂ペーストで、半導体多層膜6部分を覆うようにスクリーン印刷法などを用いて必要部分に塗布し、熱硬化して形成する[図6(l)]。

一般に蛍光体膜厚が変わると発光層からの青色光と蛍光体からの緑黄色光及び赤色光との割合が変わるため、これらの色が合成されてなる白色光の色調も変わる。スクリーン印刷を用いることにより蛍光体膜厚を一定にすることができるので、ほぼ設計値に近い白色光を得ることが可能である。しかしながら、特に照明用途のように僅かな色調も重要になる場合は、蛍光体膜厚を設計値よりも厚く形成し、発光させて色調を確認し、設計値から外れている場合は、設計値の色調になるように蛍光体膜を研磨することにより、調整することも可能である。この作業は、LEDチップに分離する前でも後でも可能である。スクリーン印刷により蛍光体膜を形成するので、各LEDチップ内での蛍光体厚が均一にできるだけでなく、同時に作製しているウエハー内においても均一な蛍光体厚を実現することができるので、各LEDチップの色ムラだけでなく、LEDチップ間の色バラツキも抑制することが可能である。また、蛍光体膜がLEDチップ状態で一体化されていることから、実装基板への実装前にLEDチップの色を選択することが可能となる。その結果、実装基板に青色LEDチップを実装した後、蛍光体膜を形成する一般的な白色LEDよりも、

実装歩留まりを格段に高めることができる。

#### 【0052】

最後にダイシングブレードDBにより、チップ個片に分割することで、LEDチップ2 (図1参照) が完成する[図6 (m)]。

(実施の形態2)

図7 (a) は、半導体発光装置である白色LEDチップ52 (以下、単に「LEDチップ52」という。) の平面図であり、図7 (b) は、図7 (a) におけるB・B線断面図である。また、図8 (a) は、LEDチップ52の下面図である。なお、図7 (a) は、後述する蛍光体膜58 (図7 (b) 参照) を除いた状態を表している。

#### 【0053】

図7に示すように、LEDチップ52は、ベース基板となる高抵抗Si基板54 (以下、単に「Si基板54」という。) 上に、半導体多層膜56と蛍光体膜58が設けられた構成をしている。Si基板54は、半導体多層膜56の主面よりも一回り大きな面積の主面を有しており、半導体多層膜56は、Si基板54における一方の主面の中ほどに配されている。

#### 【0054】

半導体多層膜56は、Si基板54側から順に、p型半導体層であるp-AlGaIn層60 (厚さ200nm)、AlGaIn/InGaIn多重量子井戸発光層62 (厚さ40nm)、n型半導体層であるn-AlGaIn層64 (厚さ20μm)、n-GaN層 (厚さ5μm: 図7では不図示) から成り、量子井戸構造を呈している。

チップサイズは500μm角、厚さ250μm (Si基板54厚50μm、蛍光体膜58厚200μm (Si基板54上面からの高さ)) である。また、半導体多層膜56の厚みは上記の通りであり、その主面のサイズは、400μm角である。

#### 【0055】

p-AlGaIn層60の下面 (発光層62と反対側の主面) の略全面に対向するようにp側電極66が設けられている。p側電極66は、p-AlGaIn層60側から順に積層されたRh/Pt/Au膜からなり、前記発光層62からの光を高反射率でn-AlGaIn層64側へ反射する機能を有している。なお、半導体多層膜56とp側電極66とは、後述するように、別途サファイア基板94 (図9参照) 上に半導体プロセスによって形成した後、Si基板54に転写したものである。

#### 【0056】

Si基板54の上面の少なくとも前記p側電極66に対応する領域には、導電部材である導電膜68が形成されている。導電膜68は、Ti/Pt/Au膜からなり、前記p側電極66と、Au/Snといった導電材料からなる接合層70を介して接合されている。

半導体多層膜56において光取出し面となる前記n-AlGaIn層64上面 (発光層62と反対側の主面) には、光取出し効率を改善するために、凹凸構造72が形成されている。当該凹凸構造72は、後述するように、n-AlGaIn層64上面に一樣な厚みで形成したタンタルオキサイド (Ta<sub>2</sub>O<sub>5</sub>) 膜74の一部を選択的にエッチングによって除去することによって形成されたものである。また、n-AlGaIn層64上面の一部領域には、Ti/Pt/AuからなるL字状をしたn側電極76が形成されている。

#### 【0057】

半導体多層膜56の側面の全面と上面の一部 (上面を外周に沿って縁取るような形) には、窒化シリコンからなる絶縁膜78が形成されている。

Si基板54の下面 (半導体多層膜56の形成側とは反対の面) には、Ti/Auからなるアノード給電端子80とカソード給電端子82とが形成されている。

前記導電膜68は、前記半導体多層膜56の下面からはみ出した延設部68Aを有している。導電膜68は、当該延設部68Aにおいて、Si基板54に開設されたスルーホール84を介してアノード給電端子80と電氣的に接続されている。

#### 【0058】

一方、L字状をしたn側電極76のコーナー部76Aに、Si基板54にまで至る配線

86の一端部が接続されている。配線86のn側電極76側端部部分は、n側電極76との接続部位からn-AlGaIn層64外側主面（光取出し面）の側方に引き出された構成となっており、ここから、半導体多層膜56の側面に沿ってSi基板54に至っている。なお、配線86は、Ti/Pt/Au膜からなり、半導体多層膜56とは、前記絶縁膜78によって電氣的に絶縁されている。配線86のSi基板54側端部とカソード給電端子82とは、Si基板54に開設されたスルーホール88を介して電氣的に接続されている。なお、スルーホール84、88は、Si基板54の厚み方向に開設された貫通孔にPtを充填してなるものである。

#### 【0059】

蛍光体膜58は、Si基板54で受けるような形で、前記半導体多層膜56の側面およびSi基板とは反対側の主面（光取り出し面）を覆うように形成されている。蛍光体膜58は、シリコンなどの透光性樹脂に、青色蛍光体として例えば $(\text{Ba}, \text{Sr})\text{MgAl}_{10}\text{O}_{17}:\text{Eu}^{2+}$ や $(\text{Ba}, \text{Sr}, \text{Ca}, \text{Mg})_{10}(\text{PO}_4)_6\text{Cl}_2:\text{Eu}^{2+}$ などから少なくとも1種類、緑色蛍光体として例えば $\text{BaMgAl}_{10}\text{O}_{17}:\text{Eu}^{2+}$ 、 $\text{Mn}^{2+}$ や $(\text{Ba}, \text{Sr})_2\text{SiO}_4:\text{Eu}^{2+}$ などから少なくとも1種類、黄色蛍光体として例えば $(\text{Sr}, \text{Ba})_2\text{SiO}_4:\text{Eu}^{2+}$ を少なくとも1種類、赤色蛍光体として例えば $\text{La}_2\text{O}_2\text{S}:\text{Eu}^{3+}$ や $\text{CaS}:\text{Eu}^{2+}$ や $\text{Sr}_2\text{Si}_5\text{N}_8:\text{Eu}^{2+}$ などから少なくとも1種類の計4色の蛍光体粉末と $\text{SiO}_2$ などの酸化金属微粒子を分散させたものからなる。なお、透光性樹脂にはエポキシ樹脂やポリイミド樹脂を用いても構わない。また、透光性樹脂の代わりに、金属アルコキシドを出発材料とするガラス材料、またはセラミック前駆体ポリマーからなるガラス材料を用いて構わない。蛍光体膜58は、全体に渡ってほぼ一様な厚みを有している。

#### 【0060】

また、半導体多層膜56周囲におけるSi基板54と蛍光体膜58との間には、Alからなる光反射膜90が形成されている。

LEDチップ52においても、実施の形態1に係るLEDチップ2と同様、p側電極のp型半導体層と対向する面は、凹凸面に形成されている。

図8(b)は、p側電極66（図7(b)参照）のみを表した平面図であり、図8(c)は、図8(b)におけるD-D線断面図である。

#### 【0061】

図8(b)と図7(b)を参照しながら説明すると、p側電極66は、畝状をした複数の凸部66Aが平行に略等間隔で配されて（略一様に分散されて）形成されたストライプ状の凹凸面66Bを有する。そして、各凸部66Aの頂部がp-AlGaIn層60の下面と接合されている。凹凸面66Bの凹部66Cは、酸化シリコンからなる絶縁材92で充塞されている。なお、絶縁材92としては、酸化シリコン以外に $\text{Ta}_2\text{O}_5$ や実施の形態1で紹介した他の材料を用いてもよい。半導体多層膜56には、その積層方向に線状の格子欠陥が存在するのであるが、この格子欠陥は、製造過程において、絶縁材92が配される領域に出現するよう制御される。この格子欠陥に関しては、後述するLEDチップ52の製造方法において説明することとする。

#### 【0062】

上記の構成からなるLEDチップ52において、アノード給電端子80とカソード給電端子82を介して給電すると、半導体多層膜56の発光層62から波長390nmの近紫外光が発せられる。発光層62から発した近紫外光の大半は、n-AlGaIn層64側から出射され、蛍光体膜58で吸収される。蛍光体膜58で近紫外光は白色光に変換される。

#### 【0063】

上記したように、半導体多層膜56の厚みが3μm未満であるのに比べて、蛍光体膜58の厚みは200μmと十分に厚い。また、半導体多層膜56の側面外周にも、蛍光体膜58が設けられている。したがって、当該蛍光体膜58は、半導体多層膜56の周囲にほぼ一様な厚みで形成されていることとなり、これによって、蛍光体膜58の厚みムラに起因する色ムラの少ない白色光を得ることができる。



**【0064】**

本実施の形態のLEDチップ52は、p側電極66に高反射率電極を採用したことにより半導体多層膜56からの光取り出し効率が大幅に改善される。また、光取出し面となる前記n-AlGaIn層64上面に設けられた凹凸構造72によっても、半導体多層膜56からの光取り出し効率が向上する。さらに、上記光反射膜90によって、LEDチップ52からの光取り出し効率が改善される。

**【0065】**

さらに、LEDチップ52は、半導体多層膜56の光取り出し面側にサファイア基板等が配されていないので、発光層からの光がサファイア基板等を介して当該LEDチップ外へと放出されるタイプのものと比較して、当該半導体多層膜56からの光取出し効率の非常に高いものとなっている。

また、p-AlGaIn層60の略全面に臨んでp側電極66が配され、当該p側電極66において略一様に分散された凸部66Aから電流を注入することとしたことによって奏される効果は、実施の形態1の場合と同様である。

**【0066】**

LEDチップ52は、実装基板上のパッドに給電端子80、82を直接接合することにより実装される。ここで、LEDチップ52自体が蛍光体膜を有しており、白色光を発することができるので、当該LEDチップ52の実装前に上述した光学的特性検査を実行することが可能なり、当該光学的特性に起因して、実装基板を含む完成品が不良品（規格外）となることを未然に防止することができる。その結果、完成品の歩留まりが向上することとなる。

**【0067】**

また、LEDチップ52は、アノード給電端子80、カソード給電端子82が半導体多層膜56の下面側にあり、実装状態で、光取出し側となる上面側には、ボンディングワイヤー等の出射光を遮るものがないので、影のない光を出射することができる。

上記の構成からなるLEDチップ52の製造方法について、図9～図16を参照しながら説明する。なお、図9～図16では、LEDチップ52の各構成部分となる素材部分には2000番台の符号を付し、その下2桁にはLEDチップ52の対応する構成部分に付した番号を用いることとする。

**【0068】**

まず、MOCVD法を用い、図9に示すように、単結晶基板であるサファイア基板94上にGaIn層（図9では不図示）、n-AlGaIn層2064、InGaIn/AlGaIn多重量子井戸発光層2062、p-AlGaIn層2060をこの順に結晶成長によって積層する〔図9（a）〕。なお、サファイア基板94は、直径2インチ、厚さ300μmの基板である。

**【0069】**

次に、成長した半導体多層膜2056の一部をマスキングし、残りの部分をサファイア基板94が表れるまでドライエッチングにより除去する。このとき残った半導体多層膜がLEDチップ52を構成する個々の半導体多層膜56（図7（b）参照）となる〔図9（b）〕。

次に絶縁材92（図7参照）となる酸化シリコン膜2092をスパッタにより積層する。その際、酸化シリコン膜2092が不要な部分については、あらかじめマスクパターン（不図示）により覆っておく。酸化シリコン膜2092を積層した後にマスクパターンを除去すると必要な部分に絶縁材92が形成される〔図9（c）〕。続いて、個々の半導体多層膜56（p-AlGaIn層60）上面に、電子ビーム蒸着法等によりRh/Pt/Au膜をこの順に形成して、p側電極66を作製する〔図9（d）〕。

**【0070】**

ここで、絶縁材92は、半導体多層膜において格子欠陥が集結してなる高欠陥領域上に形成される。サファイア基板上に形成されるGaIn系半導体層内には、GaInとサファイアの格子定数の違いに起因して筋状に格子欠陥が存在する。本実施の形態では、当該格子

欠陥の成長方向を半導体プロセスにおいて制御し、所定の間隔に集結させ、格子欠陥の集結した領域（高欠陥領域）に絶縁材 92 を配し、高欠陥領域の近傍に形成される低欠陥領域に p 側電極の凸部頂部を接合することとしたのである。半導体プロセスにおいて格子欠陥の成長方向を制御する方法は、特許第 3201475 号公報等に記載されている公知の技術で実現できるため、ここでは、その詳細な説明は省略し、図 10、図 11 を参照しながら、概略を説明することとする。

#### 【0071】

図 10、図 11 は、図 9 (a) ~ (c) で示した工程をより詳細に表したものである。先ず、サファイア基板 94 の (0, 0, 0, 1) 面上に MOCVD 法により、厚さ 10 nm のバッファ層（不図示）に次いで、厚さ 5  $\mu$ m の GaN 層 96 を形成する [図 10 (a)]。GaN 層 96 内には GaN とサファイアの格子定数の違いによる筋状の格子欠陥 K が存在している。

#### 【0072】

次に、GaN 層 96 表面に第 1 の段差である凹凸をエッチングにより設ける [図 10 (b)]。凹凸の周期は 10  $\mu$ m、凸部 96A 頂部の幅は 2  $\mu$ m、高さは 3  $\mu$ m である。この凹凸により紙面垂直方向に形成される溝 96B の方向は  $\langle 1, 1, -2, 0 \rangle$  である。上記凹凸面を上方から見た状態を図 10 (c) に示す。

その上に更に MOCVD 法を用いて、厚さ 10  $\mu$ m の第 1 の AlGaIn 層 2064A を形成する [図 11 (a)]。GaN 層 96 上の凹部 96B 上にある第 1 の AlGaIn 層 2064A の格子欠陥 K は、AlGaIn 層の堆積の進行とともに GaN 層 96 の凹部 96B 中央に向かって集結し、やがて一筋の格子欠陥となる。最終的に第 1 の AlGaIn 層 2064A の表面に存在する格子欠陥は、GaN 層 96 上の凹部 96B 中央付近と GaN 層 96 の凸部 96A 上部付近のみとなり、それ以外の領域は低欠陥領域となる。

#### 【0073】

第 1 の AlGaIn 層 2064A 表面に残った格子欠陥の数を更に減らす為に、低欠陥領域の一つおきが凸部となるように、第 1 の AlGaIn 層 2064A に凹凸構造を設ける [図 11 (b)]。作製方法、構造は先に示した GaN 層 96 の凹凸と同じである。

更にその上に厚さ 10  $\mu$ m の第 2 の AlGaIn 層 2064B を MOCVD 法により積層する [図 11 (c)]。第 1 の AlGaIn 層 2064A に残った格子欠陥は第 2 の AlGaIn 層 2064B の堆積とともに第 2 の AlGaIn 層 2064B の凹部中央付近に向かって集結し、やがて一筋の格子欠陥となる。その結果、第 2 の AlGaIn 層 2064B 表面の格子欠陥は、第 1 の AlGaIn 層 2064A 表面より更に減少する。

#### 【0074】

そして、集結した格子欠陥は、そのまま略真っ直ぐ、発光層 2062、p-AlGaIn 層 2060 中を成長し、p-AlGaIn 層 2060 表面（上面）にピットとなって現れる。そして、本実施の形態では、ピットが比較的良く現れる（格子欠陥が集結された）高欠陥領域 H に絶縁材 92 を形成し、高欠陥領域 H 近傍の低欠陥領域 L に p 側電極の凸部を接合することとしたのである。こうすることにより、発光効率の向上を図ることが可能となる。すなわち、発光層中に格子欠陥が存在すると、その部分では、注入された電流は光に変換されずに専ら熱に変換されて、発光効率の向上を妨げるのであるが、上記のようにすることによって、格子欠陥の少ない領域に電流を注入することが可能となるからである。

#### 【0075】

なお、実施の形態 1 の LED チップ 2（図 1）においても、上記と同様にして、p 側電極 24 の凸部 24A と接合する領域を高欠陥領域とし、絶縁材 26 が配される領域を低欠陥領域とするようにしても構わない。この場合には、GaN バッファ層や n-GaN 層の上面は、p 側電極の凹凸面に合わせて、図 27 に示すように凸部 156 が配されて形成される千鳥格子状の凹凸面とすることとする。なお、図 27 は、図 10 (c) に対応する図である。

#### 【0076】

ここまで述べた上記工程と並行して、図 12 (e)、(f) に示す工程を進める。

高抵抗 Si 基板 2054 に対し、その厚み方向に、ドライエッチングによって穴 98、100 を穿設し、当該穴 98、100 に、無電解メッキによって Pt を充填して、スルーホール 84、88 を形成する [図 12 (e)]。

次に、Si 基板 2054 上面の所定範囲に Ti/Pt/Au 膜を形成して導電膜 68 を作製し、さらに導電膜 68 の所定範囲に重ねて Au/Sn 膜を形成して接合層 70 を作製する [図 12 (f)]。

#### 【0077】

続いて、サファイア基板 94 上の p 側電極 66 と Si 基板 2054 上の対応する接合層 70 とが重なるように、当該サファイア基板 94 と Si 基板 2054 とを重ねて、押圧しながら、接合層 70 が 300℃ 程度になるように加熱する [図 12 (g)]。これによって、p 側電極 66 と接合層 70 とが共晶接合される。

p 側電極 66 と接合層 70 との接合に続いて、半導体多層膜 56 からサファイア基板 94 を分離する [図 13 (h)、(i)]。当該分離工程は、実施の形態 1 の場合と同様になされるので、その説明については省略する。

#### 【0078】

サファイア基板 94 が分離され、当該サファイア基板 94 から Si 基板 2054 に半導体多層膜 56 等が転写されると、n-AlGaIn 層 64 とサファイア基板 94 との間の格子定数の違いに起因して半導体多層膜 56 に生じていた内部応力が解消される。これによって、歪の少ない半導体多層膜 56 を得ることができる。また、LED チップにおいて半導体多層膜を支持する基板（ベース基板）の選択の自由度が高まり、例えば、結晶成長に用いるものよりも高放熱性（高熱伝導率性）の基板をベース基板として採用することが可能となる。

#### 【0079】

続いて、絶縁と表面保護を目的に高周波スパッタ等により窒化シリコン膜を形成し、絶縁膜 78 を作製する [図 13 (j)]。窒化シリコン膜は、半導体多層膜 56 (n-AlGaIn 層 64) 上面の周縁部、半導体多層膜 56 の側面、および導電膜 68 の延設部 68A に渡って形成する。

次に、Ti/Pt/Au 膜を形成して、n 側電極 76 および配線 86 を作製する [図 14 (k)]。すなわち、n 側電極 76 と配線 86 とは、一体的に形成される。

#### 【0080】

Al 膜を形成して、光反射膜 90 を作製する [図 14 (l)]。

n-AlGaIn 層 64 の露出表面にタンタルオキサイド ( $Ta_2O_5$ ) 膜 74 をスパッタリング等によって堆積した後、その一部をエッチングによって除去して凹凸構造 72 を形成する [図 14 (m)]。

続いて、Si 基板 2054 の半導体多層膜 56 の形成されている表側に、例えばポリエステルからなり加熱すると発泡して接着力がなくなる接着層（不図示）を介して、第 1 の高分子フィルム 102 を接着する [図 15 (n)]。

#### 【0081】

第 1 の高分子フィルム 102 の接着後、Si 基板 2054 の厚さが  $100\mu m$  になるまでその裏側から研磨する [図 15 (o)]。これにより、スルーホール 84、88 が Si 基板 2054 の裏側に現れることとなる。

スルーホール 84、88 が現れると、Si 基板 2054 の所定領域に Ti/Au 膜を形成して、アノード給電端子 80 とカソード給電端子 82 を作製する [図 15 (p)]。

#### 【0082】

次に、Si 基板 2054 の表側に貼着した第 1 の高分子フィルム 102 を剥がし、Si 基板 2054 の裏側に、ダイシングシートである第 2 の高分子フィルム 104 を貼着する [図 16 (q)]。

続いて、スクリーン印刷によって、蛍光体膜 58 を形成した後 [図 16 (r)]、ダイシングブレード DB によって個片にダイシングして、LED チップ 52 が完成する [図 16 (s)]。

**(実施の形態 3)**

上記実施の形態 1、2 では、サファイア基板（単結晶基板）上に形成した半導体多層膜を金属や半導体など異なる材質の基板に接合して作製する形態を示した。実施の形態 3 では、単結晶基板である SiC 基板、或いはサファイア基板などに結晶成長により形成された状態で単結晶基板から分離せずに作製する良く知られている LED チップに本発明を適用した形態を説明する。

**【0083】**

図 17 に実施の形態 3 に係る LED チップ 112 を示す。図 17 (a) は LED チップ 112 の平面図を、図 17 (b) は、図 17 (a) における C・C 線断面図を、図 17 (c) は後述する p 側電極 124 のみの平面図をそれぞれ示している。なお、図 17 (c)、(d) および図 18 に示す p 側電極の平面図では、凸部部分を黒く塗りつぶしている。

図 17 に示すように、LED チップ 112 は、n-SiC 基板 114 と、n-SiC 基板 114 上に結晶成長により形成された半導体多層膜 116 を有する。半導体多層膜 116 は、n-SiC 基板 114 側から順に、n-GaN 層 118、InGaN 量子井戸発光層 120、p-GaN 層 122 で構成される。

**【0084】**

n-SiC 基板 114 の上面には、Ti/Au 膜からなる n 側電極 124 が設けられ、p-GaN 層 122 下面には、その略全面に臨んで、Rh/Pt/Au 膜からなる p 側電極 126 が設けられている。

p 側電極 126 は、図 17 (c) に示すように、方形の横断面を有する複数の凹部 126A が略一様に分散されてなる凹凸面 126B を有する。すなわち、p 側電極 126 の凹凸面 126B を形成する凸部 126C は、格子状をした 1 個の凸部からなっている。

**【0085】**

そして、当該凸部 126C の頂部が p-GaN 層 122 と接合されている。また、凹部 126A には、酸化シリコンからなる絶縁材 128 が充填されている。

LED チップ 112 は、プリント配線板などの実装基板上に形成されたアノードパッドに p 側電極 126 下面が接合されて搭載される。また、実装基板上に形成されたカソードパッドと前記 n 側電極 124 とがボンディングワイヤーによって接続される。また、白色光を得る場合には、上記ボンディングワイヤーによる接続の後、LED チップ 112 全体を覆うように、実装基板上に蛍光体膜が形成されることとなる。

**【0086】**

なお、上記の例では、p 側電極において、複数の凹部を形成することにより凹凸面を形成することとしたが、図 17 (d) に示すように、角柱状をした複数の凸部を略一様に分散させて凹凸面を形成することとしても構わない。

また、図 18 に示すような形状とすることも可能である。

図 18 (a) は、実施の形態 1 と同様、円柱状をした複数の凸部 138 を略一様に分散させて凹凸面を形成した例であり、図 18 (b) は、円形の横断面を有する複数の凹部 140 を略一様に分散させて凹凸面を形成した例である。

**【0087】**

図 18 (c) は、六角柱状をした複数の凸部 142 を略一様に分散させて凹凸面を形成した例であり、図 18 (d) は、六角形の横断面を有する複数の凹部 144 を略一様に分散させて凹凸面を形成した例である。

図 18 (e) は、三角柱状をした複数の凸部 146 を略一様に分散させて凹凸面を形成した例であり、図 18 (f) は、三角形の横断面を有する複数の凹部 148 を略一様に分散させて凹凸面を形成した例である。

**【0088】**

図 18 (g) は、実施の形態 2 と同様、畝状をした複数の凸部 150 を略一様に（略等間隔で）分散させて凹凸面を形成した例であり、図 18 (h) は、真っ直ぐな溝状をした複数の凹部 152 を略一様に（略等間隔で）分散させて凹凸面を形成した例である。

なお、実施の形態 1 における p 側電極の凹凸面形状を、図 17 (c)、(d)、図 18

(b) ~ (h) に示す凹凸面形状としても構わない。また、実施の形態 2 における p 側電極の凹凸面形状を、図 17 (c)、(d)、図 18 (a) ~ (f)、(h) に示す凹凸面形状としても構わない。

(実施の形態 4)

図 19 は、実施の形態 2 に係る LED チップ 52 (図 7 参照) を有した照明モジュールである白色 LED モジュール (以下、単に「LED モジュール」と称する。) 200 の外観斜視図である。LED モジュール 200 は、後述する照明器具 232 (図 22) に装着して用いられるものである。

【0089】

LED モジュールは、直径 5 cm の円形をした AlN からなるセラミックス基板 202 と 217 個の樹脂レンズ 204 とを有している。セラミックス基板 202 には照明器具 232 に取り付けするためのガイド凹部 206 や、照明器具 232 からの給電を受けるための端子 208、210 が設けられている。

図 20 (a) は LED モジュール 200 の平面図、図 20 (b) は図 20 (a) における G・G 線断面図、図 20 (c) は、図 20 (b) におけるチップ実装部分の拡大図をそれぞれ示している。

【0090】

図 20 (c) に示すように、セラミックス基板 202 の下面には放熱特性を改善するための金メッキ 212 が施されている。

図 20 (a) において円形に見える各レンズの中心に対応するセラミックス基板 202 の上に、LED チップ 52 が 1 個ずつ (全部で 217 個) 実装されている。

セラミックス基板 202 は、厚さ 0.5 mm で AlN を主材料とする 2 枚のセラミックス基板 214、216 が積層されてなるセラミックス基板である。なお、セラミックス基板 214、216 の材料としては、AlN 以外に  $Al_2O_3$ 、BN、MgO、ZnO、SiC、ダイヤモンド等が考えられる。

【0091】

LED チップ 52 は、下層のセラミックス基板 216 に実装されている。上層のセラミックス基板 214 には LED チップ 52 を実装する空間を創出するテーパ状の貫通孔 218 が開設されている。

LED チップ 52 の各実装位置に対応するセラミックス基板 216 上面には、図 21 (b) に示すようなボンディングパッドである、カソードパッド 220 とアノードパッド 222 が形成されている。各パッド 220、222 には Cu の表面に Au メッキを行ったものが用いられている。各パッド 220、222 には PbSn ハンダが載せられ、LED チップ 52 の金メッキからなる給電端子 80、82 (図 7 参照) が接合される。

【0092】

或いは、LED チップ 52 の給電端子 80、82 に、更に PbSn ハンダをメッキしておけば、各パッド 220、222 にハンダを載せる工程が不要となる。全パッドに LED チップ 52 を配した後、リフロー炉を通してセラミック基板 202 の温度をハンダが溶ける温度まで上昇させれば、一度に、217 個全ての LED チップ 52 を接合することができる。ここでは触れないが、パッドの形状、ハンダの量、LED チップ 52 の給電端子の形状等を最適化しておけば、上記したリフロー半田付けは可能である。なお、ハンダによらず銀ペーストやバンプにより接合しても構わない。

【0093】

ここで、実装に供される LED チップ 52 は、実装前に実施される色ムラや色温度等の光学的特性検査に合格したものである。すなわち、本実施の形態によれば、LED チップ 52 自体が蛍光体層を有しており、白色光を発することができるので、当該 LED チップ 52 の実装前に上記光学的特性検査を実行することが可能となり、当該光学的特性に起因して、LED モジュールが不良品 (規格外) となることを未然に防止することができるのである。その結果、完成品 (LED モジュール) の歩留まりが向上することになる。

【0094】

図20(c)に示すように、上層のセラミックス基板214に開設された前記貫通孔218の側壁及び当該セラミックス基板214の上面にはアルミ反射膜224が形成されている。

セラミックス基板216にLEDチップ52を実装後、第1の樹脂としてシリコン樹脂226等でLEDチップ52を覆い、更に第2の樹脂としてエポキシ樹脂228などを用いたインジェクションモールドによりレンズ204を形成する。なお、シリコン樹脂を用いずに、エポキシ樹脂のみでモールドしてもよい。

#### 【0095】

217個のLEDチップ52は、セラミックス基板216上面に形成された配線パターン230によって、31直列7並列に接続されている。

図21(a)は、レンズ204および上層のセラミックス基板214を取り除いた状態のLEDモジュール200の平面図である。LEDチップ52それぞれの実装位置のセラミックス基板216表面は、上述したようにアノードパッド222とカソードパッド220(図21(b))が配されている。

#### 【0096】

そして各LEDチップ52と接続された各アノードパッド222と各カソードパッド220間が、LEDチップ52が31個ずつ直列に接続され、当該直列に接続された7グループのLEDチップ同士が並列に接続されるように、配線パターン230によって接続されている。配線パターン230の一端部側はスルーホール(不図示)を介して、図20(a)に示す正極端子208と接続され、他端部はスルーホール(不図示)を介して同図に示す負極端子210と接続されている。

#### 【0097】

上記のように構成されたLEDモジュール200は、照明器具232に取り付けられて使用される。LEDモジュール200と照明器具232とで照明装置234が構成される。

図22(a)に照明装置234の概略斜視図を、図22(b)に照明装置234の底面図を示す。

#### 【0098】

照明器具232は、例えば、室内の天井などに固定される。照明器具232は商用電源からの交流電力(例えば、100V、50/60Hz)を、LEDモジュール200を駆動するのに必要な直流電力に変換する電源回路(不図示)を備えている。

図23を参照にしながら、LEDモジュール200の照明器具232への取り付け構造について説明する。

#### 【0099】

照明器具232はLEDモジュール200がはめ込まれる円形凹部236を有している。円形凹部236の底面は、平坦面に仕上げられている。円形凹部236の内壁の開口部寄り部分には、雌ねじ(不図示)が切られている。また、当該雌ねじと底面との間における内壁から、フレキシブルな給電端子238、240とガイド片242とが突出されている。なお、給電端子238が正極、給電端子240が負極である。

#### 【0100】

LEDモジュール200を照明器具232へ取り付けるための部材として、シリコンゴム製のOリング244とリングねじ246とが備えられている。リングねじ246は略矩形断面を有するリング状をしており、その外周には、不図示の雄ねじが形成されている。また、リングねじ246は、その周方向の一部が切りかかれてなる切り欠き部246Aを有している。

#### 【0101】

続いて、取り付け手順を説明する。

まず、LEDモジュール200を円形凹部にはめ込む。このとき、LEDモジュール200のセラミックス基板202が、給電端子238、240と円形凹部236の底面との間に位置するとともに、ガイド凹部206とガイド片242とが係合するようにはめ込む

。ガイド凹部 206 とガイド片 242 とで、正極端子 208、負極端子 210 と対応する給電端子 238、240 との位置合わせがなされる。

#### 【0102】

LED モジュール 200 がはめ込まれると、O-リング 244 を装着した後、リングねじ 246 を円形凹部 236 にねじ込んで固定する。これにより、正極端子 208 と給電端子 238、負極端子 210 と給電端子 240 とが密着し、電氣的に確実に接続されることになる。また、セラミックス基板 202 のほぼ全面と円形凹部 236 の平坦な底面とが密着することになり、LED モジュール 200 で発生した熱が照明器具 232 へ効果的に伝達され、LED モジュール 200 の冷却効果が向上することになる。なお、LED モジュール 200 の照明器具 232 への熱伝達効率を更に上げるため、セラミックス基板 202 と円形凹部 236 の底面にシリコングリスを塗布することとしても良い。

#### 【0103】

上記の構成からなる照明装置 234 において、商業電源から給電がなされると、前述したように、各 LED チップ 52 から白色光が発され、レンズ 204 を介して放射される。

LED モジュール 200 に対して 560 mA の電流を流したときの典型的な特性として、全光束は 2800 lm、中心光度 5,000 cd であった。また、その発光スペクトルは図 24 (a) に、その色度図は図 24 (b) に示すとおりであった。

#### 【0104】

なお、上記の例では、LED モジュールを構成する LED チップとして実施の形態 2 の LED チップ 52 を用いたが、これに代えて、実施の形態 1 の LED チップ 2 を用いても構わない。

図 25 に、LED チップ 2 の実装態様を示す。図 25 (a) は図 20 (c) に、図 25 (b) は図 21 (b) にそれぞれ対応する。なお、LED チップ 2 を用いた場合には、後述するように、ボンディングワイヤを用いる関係上、貫通孔 218 の口径が若干大きくなる以外は、基本的に、LED チップ 52 を用いた場合と同様である。したがって、図 25 において、図 20 (c)、図 21 (b) に示すのと同様の部材には、同じ符号を付してその説明については省略する。

#### 【0105】

アノード給電端子 4 (図 1 (b) 参照) の底面をアノードパッド 222 と接合する形で LED チップ 2 は、セラミックス基板 202 に搭載される。そして、カソード給電端子 20 とカソードパッド 220 とがボンディングワイヤー 154 によって接続される。

ここで、LED チップ 2 の実装にはボンディングワイヤー 154 が用いられるのであるが、当該ボンディングワイヤー 154 は、 $n$ -Ga $N$  層 14 (図 1 参照) の光取出し面よりも、光射出方向後方に設けられたカソード給電端子 20 から引き出されている。すなわち、ボンディングワイヤー 154 の一部たりとも、光取出し面前方を遮らないため、当該ボンディングワイヤー 154 の影が被照射面に生じにくいのである。

#### 【0106】

LED チップ 2 を用いた場合の発光スペクトルは図 26 (a) に、色度図は図 26 (b) に示すとおりであった。

ここまでは、半導体発光装置を照明モジュールや照明装置等の照明用途に用いる例を紹介してきたが、これに限らず、本発明に係る半導体発光装置 (LED チップ) は表示用途に用いることができる。すなわち、本発明に係る半導体発光装置を表示素子の光源として利用しても構わない。表示素子としては、例えば、LED チップをパッケージングしてなる表面実装型 (SMD) LED が挙げられる。表面実装型 LED は、例えば、セラミックス基板上に半導体発光装置 (LED チップ) をマウントし、当該半導体発光装置を透明のエポキシ樹脂で封止した (モールドした) 構造を有するものである。なお、表面実装型 (SMD) LED の具体例については後述する。

#### 【0107】

表面実装型 LED は、単体であるいは複数個同時に使用される。単体で使用される例としては、テレビやビデオ、エアコンといった家電製品のリモコンに搭載される場合や、あ

るいは当該家電製品の電源ランプとして用いられる場合等がある。複数同時に使用される例としては、文字、数字、記号等を表示するドットマトリックス表示装置の各ドットとして用いられる場合が挙げられる。特に、本発明に係る半導体発光装置（LEDチップ）は、従来のものよりも発光効率が高いので、従来のLEDチップよりも小さいもので従来と同等以上の光出力が得られる。このことは、小型の表面実装部品を実現できることを意味し、当該表面実装部品の組み込まれるモバイルフォンなどの携帯用電子機器の小型化にも寄与する。

#### 【0108】

なお、ドットマトリックス表示装置として用いる場合には、表面実装型とすることなく、いわゆるチップオンボードタイプとして構成しても構わない。すなわち、回路基板上に直接LEDチップを縦横に配列して（搭載して）表示装置を構成するのである。ドットマトリックス表示装置の具体例についても後述する。

#### （実施の形態5）

ここまで説明してきた実施の形態では、主としてp側電極の形状を工夫することによって、駆動電流を増加させることなく発光効率を向上させることとした。これに対し、実施の形態5では、主として半導体多層膜の形状を工夫することとしている。

#### 【0109】

図28に実施の形態5に係るLEDチップ302を示す。図28(a)は、LEDチップ302の平面図を、図28(b)は、図28(a)におけるE・E線断面図をそれぞれ示している。

図28(a)、(b)に示すように、LEDチップ302は、ベース基板となるn型GaN基板304と、n型GaN基板304上に結晶成長により形成された半導体多層膜306とを有する。半導体多層膜306は、n型GaN基板304側から順に、主として、n-AlGaN層308（厚さ2 $\mu$ m）、InGaN/GaN量子井戸発光層310（厚さ200nm）、p-AlGaN層312（厚さ200nm）で構成される。

#### 【0110】

n型GaN基板304の上面（光取り出し面）は、光取り出し効率を改善するため、切頭六角錐形状をした突起が林立したような凹凸面304Aに形成されている。前記上面には、十字型をしたn側電極314が設けられている。n側電極314は、n型GaN基板304側から順に形成されたTi/Au膜からなる。

図28(c)は、LEDチップ302において、後述するp側電極318（図28(b)）を取り除いた状態の下面図である。すなわち、図28(c)では、半導体多層膜306の下面の一部と後述する絶縁膜316（図28(b)）のみが見えている。当該図28(c)および図28(b)に示すように、半導体多層膜306の下面（n型GaN基板304と反対側の主面）は、切頭六角錐形状をした凸部306Aが略一様に分散されてなる凹凸面306Bを有する。なお、凹凸のピッチは約20 $\mu$ mである。

#### 【0111】

前記凹凸面306Bの凹部306Cの底部は、n-AlGaN層308の厚み方向中ほどに存する。すなわち、前記発光層310（および、p-AlGaN層312）は、前記凸部306Aの個数分に分断されている。

凹凸面306Bにおける凸部306A頂部以外の領域（すなわち、凹部306C底部および凸部306Aの側面（斜面））には、絶縁膜316が形成されている。絶縁膜316は、窒化シリコンからなる。

#### 【0112】

絶縁膜316に続けて、前記半導体多層膜306の略全面に対向してp側電極318が形成されている。p側電極318は、半導体多層膜306側から順に形成された、Rh/Pt/Au膜320とAu膜322で構成される。Rh/Pt/Au膜320は、発光層310からの光を高反射率で反射する反射膜として機能する。p側電極318は、前記絶縁膜316の存在によって、前記凸部306Aの頂部（p-AlGaN層312）のみと電氣的に接続されることとなる。また、p側電極318は、半導体多層膜306の前記凹



凸面 306B の凹部 306C を充塞するように形成されているので、結果的に、半導体多層膜 306 と対向する側の面は、前記凹凸面 306B を反転させたような凹凸面となる。したがって、p 側電極 306 の凹部 318A の側壁 318B は、n 型 GaN 基板 302 側に広がった斜面となる。

#### 【0113】

上記の構成からなる LED チップ 302 において、p 側電極 318 と n 側電極 308 を介して通電すると、発光層 310 から波長 460 nm の青色光が発せられる。発光層 310 から発した青色光の内、p-AlGaIn 層 312 に直接向かった光（下方に向かった光）は、Rh/Pt/Au 膜 320 で n 型 GaN 基板 304 側に（上方に）反射される。また、横方向に向かった青色光は、p 側電極 306 の凹部 318A の側壁（斜面）318B で上方へと反射され、n 型 GaN 基板 304 へと向かう。n 型 GaN 基板 304 内に進行した青色光は、凹凸面 304A の効果によって反射されることなく当該 n 型 GaN 基板 304 から出射される。

#### 【0114】

このように、LED チップ 302 は、発光層 310 で発生し、そのまま n 型 GaN 基板 304 に向かう（上方に向かう）光のみならず、下方に向かう光、さらには横方向に向かう光も Rh/Pt/Au 膜 320 で反射させて n 型 GaN 基板 304 から取り出すことができることとなり、発光効率に優れたものとなる。

また、p 側電極 318 は半導体多層膜 306 の略全面に臨むように設けることとしているものの、p 側電極 318 の半導体多層膜 306（p-AlGaIn 層 312）との電気的な接続は、一様に分散させた凸部 306A の頂部で成すこととしている。その結果、p 側電極 318 に供給された（駆動）電流は、各凸部 306A に集中して注入される（その密度（電流密度）を高められて注入される）こととなり、高められた状態をほぼ維持したまま、発光層 310 に注入されることとなる。その結果、発光層 310 においては、電流密度（キャリア密度）高くなり、スクリーニング効果が発揮されてピエゾ効果が打ち消され、発光再結合割合が上昇して、発光量が増大する。そして、前記凸部 306A は、半導体多層膜 306 においてほぼ一様に分散されているので、半導体多層膜 306 全体としての発光量が増大するのである。

#### 【0115】

上記の構成からなる LED チップ 302 の製造方法について、図 29～図 31 を参照しながら説明する。なお、図 29～図 31 では、LED チップ 302 の各構成部分となる素材部分には 5000 番台の符号を付し、その下 3 桁には、LED チップ 302 の対応する構成部分に付した番号を用いることとする。

先ず、MOCVD 法を用い、図 29 に示すように、n 型 GaN 基板 5304 上に厚さ 30 nm の GaN 下地層（不図示）、n-AlGaIn 層 5308、InGaIn/GaN 量子井戸発光層 5310、p-AlGaIn 層 5312 をこの順に結晶成長によって積層する[図 29 (a)]。なお、n 型 GaN 基板 5304 は、直径 2 インチ、厚さ 200  $\mu$ m の基板である。

#### 【0116】

次に、エッチングにより半導体多層膜 5306 の所定領域を n-AlGaIn 層 5308 の中ほどまで除去し、切頭六角錐形状をした前記凸部 306A を形成する[図 29 (b)]。

各凸部 306A の頂部以外の半導体多層膜上面を窒化シリコン膜で覆い、絶縁層 316 を形成する[図 29 (c)]。

#### 【0117】

各 LED チップ 302 となる部分に対応させて、Rh/Pt/Au 膜 320 を形成する[図 30 (d)]。

メッキにより Au 膜 322 を形成する[図 30 (e)]。半導体多層膜の前記凹凸面 306B（図 28）を保護するためである。なお、Au 膜 322 の厚みは約 30  $\mu$ m である。

続いて、n 型 GaN 基板 5304 を研磨して、100  $\mu$ m 程度の厚さに調整する[図 3

0 (f) ]。

【0118】

n 型 GaN 層 5304 の裏面をパターンニングによって、凹凸面 5304A に仕上げる [図 31 (g)]。

n 型 GaN 層 5304 表面の所定位置に、n 側電極 314 を形成する [図 31 (h)]。

ダイシングブレード DB によって個片にダイシングして、LED チップ 302 が完成する [図 31 (i)]。

(実施の形態 6)

実施の形態 5 では、LED チップに供給する駆動電流を増加させることなく発光効率を向上させるため、p 側電極と対向する半導体多層膜の面を、切頭六角錐形状をした凸部がほぼ一様に分散されてなる凹凸面に形成した。これに対し、実施の形態 6 では、同じ目的を達成するため、切頭六角錐形状をした凹部 (穴) をほぼ一様に分散させて凹凸面を形成することとした点が、実施の形態 5 と大きく異なっている。

【0119】

図 32 に実施の形態 6 に係る LED チップ 402 を示す。図 32 (a) は、LED チップ 402 の平面図を、図 32 (b) は、図 32 (a) における F・F 線断面図をそれぞれ示している。

図 32 (a)、(b) に示すように、LED チップ 402 は、ベース基板となる n 型 GaN 基板 404 と、n 型 GaN 基板 404 上に結晶成長により形成された半導体多層膜 406 とを有する。半導体多層膜 406 は、n 型 GaN 基板 404 側から順に、主として、n-AlGaIn 層 408 (厚さ  $2\mu\text{m}$ )、InGaIn/GaN 量子井戸発光層 410 (厚さ  $200\text{nm}$ )、p-AlGaIn 層 412 (厚さ  $200\text{nm}$ ) で構成される。

【0120】

n 型 GaN 基板 404 の上面 (光取出し面) は、光取出し効率を改善するため、切頭六角錐形状をした突起が林立したような凹凸面 404A に形成されている。

半導体多層膜 406 の一隅は、p-AlGaIn 層 412 から n-AlGaIn 層 408 の中ほどまでが切除されており、当該切除部分に n 側電極 414 が設けられている。なお、n 側電極 414 は金 (Au) で形成されている。

【0121】

図 32 (c) は、LED チップ 402 において、n 側電極 414 および後述する p 側電極 418 (図 32 (b)) を取り除いた状態の下面図である。すなわち、図 32 (c) では、半導体多層膜 406 の一部および後述する絶縁膜 416 のみが見えている。図 32 (c) において、二重の六角形で表しているのは、紙面奥側に向かって凹んでいる凹部 406A である。内側の六角形は当該凹部の底部を表しており、外側の六角形は開口部の周縁を示している。内側の六角形と外側の六角形の間は、凹部 406A のテーパ状になっている側壁を示している。

図 32 (c) および図 32 (b) に示すように、半導体多層膜 406 の下面 (n 型 GaN 基板 404 と反対側の主面) は、切頭六角錐形状をした上記凹部 406A が略一様に分散されてなる凹凸面 406B を有する。なお、凹凸のピッチは約  $20\mu\text{m}$  である。

【0122】

前記凹凸面 406B の凹部 406A の底部は、発光層 410 に存する。すなわち、前記、p-AlGaIn 層 412 は、凹部 406A によって、網目状になっている。

凹部 406A の底面と側壁には、絶縁膜 416 が形成されている。絶縁膜 416 は、窒化シリコンからなる。

絶縁膜 416 に続けて、前記半導体多層膜 306 の p 側電極 418 が形成されている。p 側電極 418 は、半導体多層膜 406 側から順に形成された、Rh/Pt/Au 膜 420 と Au 膜 422 で構成される。Rh/Pt/Au 膜 420 は、発光層 410 からの光を高反射率で反射する反射膜として機能する。

【0123】

p 側電極 418 は、前記絶縁膜 416 の存在によって、p-AlGaIn 層 412 の下面

(すなわち、前記凹凸面 406B における凸部 406C (図 32 (c) の頂部) のみと電氣的に接続されることとなる。

また、p 側電極 418 は、半導体多層膜 406 の前記凹凸面 406B の凹部 406A を充塞するように形成されているので、結果的に、半導体多層膜 406 と対向する側の面は、前記凹凸面 406B を反転させたような凹凸面となる。したがって、p 側電極 418 の凸部の側面は、n 型 GaN 基板 402 側に狭まったテーパ面となる。

#### 【0124】

上記の構成からなる LED チップ 402 において、p 側電極 418 と n 側電極 408 を介して通電すると、発光層 410 から波長 460 nm の青色光が発せられる。発光層 410 から発した青色光の内、p-AlGaIn 層 412 に直接向かった光 (下方に向かった光) は、Rh/Pt/Au 膜 420 で n 型 GaN 基板 404 側に (上方に) 反射される。n 型 GaN 基板 404 内に進行した青色光は、凹凸面 404A の効果によって反射されることなく当該 n 型 GaN 基板 404 から出射される。

#### 【0125】

このように、LED チップ 402 は、発光層 410 で発生し、そのまま n 型 GaN 基板 404 に向かう (上方に向かう) 光のみならず、下方に向かう光も Rh/Pt/Au 膜 420 で反射させて n 型 GaN 基板 404 から取り出すことができることとなり、発光効率に優れたものとなる。

また、p 側電極 418 の半導体多層膜 406 (p-AlGaIn 層 412) との電氣的な接続は、網目状をした、前記凸部 406C の頂部で成すこととしている。その結果、p 側電極 318 に供給された (駆動) 電流は、当該凸部 406C に集中して注入される (その密度 (電流密度) を高められて注入される) こととなり、高められた状態をほぼ維持したまま、発光層 410 に注入されることとなる。その結果、発光層 410 においては、電流密度 (キャリア密度) 高くなり、スクリーニング効果が発揮されてピエゾ効果が打ち消され、発光再結合割合が上昇して、発光量が増大する。そして、前記凸部 406C は、半導体多層膜 406 においてほぼ一様に分布しているので、半導体多層膜 406 全体としての発光量が増大する。

#### (実施の形態 7)

上記実施の形態 1～3、5、6 の LED チップで表面実装型 (SMD) LED を構成した例を紹介する。

#### 【0126】

ここでは、上記いずれの LED チップを用いても構わないのであるが、ここでは、実施の形態 6 に係る LED チップ 402 を用いた例を紹介する。

図 33 (a) に、実施の形態 7 に係る表面実装型 LED 502 (以下、単に「LED 502」と言う。) の平面図を、図 33 (b) に、図 33 (a) における H・H 線断面図をそれぞれ示す。

#### 【0127】

LED 502 は、長方形の板体をしたセラミック基板 504 と、当該セラミック基板 504 の上下両面にかけて形成された一対の給電端子 506、508 を有する。給電端子 506、508 の前記セラミック 504 の上面側端部部分に LED チップ 402 が搭載されている。LED チップ 402 の周囲には、蛍光体膜 510 が形成されており、さらに当該蛍光体膜 510 は、封止部材であるエポキシ樹脂 520 で封止されている。

#### 【0128】

上記のように構成された LED 502 において、給電端子 506、508 を介して給電すると、LED チップ 402 は、青色光を発する。当該青色光は、前記蛍光体膜 510 で白色光に変換されエポキシ樹脂 520 膜を透過して外部へと射出される。

なお、LED 502 は、電気機器内に設けられたプリント配線板の配線パターンに前記給電端子 506、508 の前記セラミック基板 504 の下面側端部を導通させて表面実装される。

#### (実施の形態 8)

上記実施の形態 1～3、5、6 の LED チップを表示装置の光源として用いた例を紹介する。

#### 【0129】

ここでは、上記いずれの LED チップを用いても構わないのであるが、ここでは、実施の形態 6 に係る LED チップ 402 を用いた例を紹介する。

図 34 (a) は、表示装置の一種であるドットマトリクス表示装置 602 (以下、単に「表示装置 602」と言う。) の斜視図である。

表示装置 602 は、多層プリント配線板 604 の主面状の一部領域に、反射ミラー 606、レンズ板 608 が順に積層され、この領域に 16 行 16 列の合計 256 個の発光部 610 が形成された構成を有している。発光部 610 の各々は、後述するように LED チップ 402 を 1 個ずつ有している。

#### 【0130】

多層プリント配線板 604 の主表面における他の領域には、各発光部 610 を構成する LED チップ 402 を駆動するための外部駆動回路 (不図示) と接続される接続端子 612、614 が形成されている。また、接続端子 612、614 の各々は、多層プリント配線板 604 内の配線パターンによって、前記各 LED チップ 402 と接続されていて、前記外部駆動回路によって、各 LED チップ 402 を独立して点灯制御することができるようになっている。

#### 【0131】

図 34 (b) は、発光部 610 の拡大断面図である。

図 34 (b) に示すように、LED チップ 402 は、多層プリント配線板 604 の主表面上に配された導電ランド 616 に LED チップ 402 がフリップチップ実装されている。LED チップ 402 を取り囲むようにして反射ミラー 606 の反射面 618 が形成されている。また、前記反射面 618 を形成するテーパー状の孔 618A がエポキシ樹脂で充塞されて前記レンズ板 608 が形成されている。

#### 【0132】

多層プリント配線板 604 は、第 1 層の金属層 620 とこれに積層された 3 層の絶縁層 622、624、626 を備え、絶縁層 622、624 間に配線層 628、絶縁層 624、626 間に配線層 630 がそれぞれ形成された構成を有している。なお、導電ランド 616 と各配線層 630、628 との間は、ビアホールで接続されている。

以上、本発明を実施の形態に基づいて説明してきたが、本発明は上記形態に限らないことは勿論であり、例えば、以下のような形態とすることも可能である。

#### 【0133】

(1) 上記実施の形態では、いずれも。発光層を多重量子井戸構造とすることとしたが、単一量子井戸構造としても構わない。

(2) 格子欠陥を集結させて高欠陥領域と低欠陥領域を形成する方法は、上記実施の形態 2 で紹介した方法に限らない。例えば、特開 2001-308462 号公報に開示されている方法や、ELOG (Epitaxial Lateral Overgrowth) と称される公知技術を用いても構わない。また、上記実施の形態では、半導体多層膜の結晶成長にサファイア基板を用いたが、これに限らず、GaN 基板、SiC 基板、Si 基板、GaAs 基板などの半導体基板を用いてもよい。

#### 【0134】

(3) 上記実施の形態 2 では、サファイア基板上に半導体多層膜を結晶成長によって形成した後、当該サファイア基板上において、半導体多層膜をチップ (半導体発光装置) 単位に分割することとした。しかしながら、これに限らず、半導体多層膜の上記分割はサファイア基板上では行わず、最終的に LED チップを構成することとなるベース基板 (高抵抗 Si 基板) に、結晶成長した半導体多層膜の全部を転写した後に、当該ベース基板上で行うこととしてもよい。

また、半導体多層膜を Si 基板に転写する形態を示したが、他の金属 (例えば Cu)、半導体 (例えば SiC)、セラミック (例えば AlN) などに転写しても構わない。

## 【0135】

(4) 半導体多層膜の、p 側電極と対向する面を凹凸に形成した実施の形態 5、6 において、当該凹凸面における凹部底部が、実施の形態 5 では n 型半導体層に存し、実施の形態 5 では発光層に存するようにした。しかし、これに限らず、当該凹部底部は、p 型半導体層に存するようにしても構わない。

## 【0136】

(5) 実施の形態 5、6 において、凹凸面を形成する場合の凸部または凹部の横断面形状を六角形としたがこれに限らず、図 17 (c)、(d) や図 18 に示すような形状としても構わない。

(6) 実施の形態 1 または 2 の白色 LED チップの半導体多層膜と p 側電極に代えて、実施の形態 5 または 6 で示した半導体多層膜と p 側電極を採用して白色 LED チップを構成することとしても構わない。すなわち、半導体多層膜と p 側電極等以外の基本的な構成を実施の形態 1 または 2 の白色 LED チップとし、半導体多層膜と p 側電極等には、実施の形態 5 または 6 に記載した構成のものを採用するのである。

## 【0137】

(7) 実施の形態 2 で記した、半導体多層膜に生じる格子欠陥を p 側電極との接続部分以外のところに集結させ（高欠陥領域）、p 側電極と半導体多層膜（p 型半導体層）との接続部分は格子欠陥の少ない領域（低欠陥領域）とする構成を、実施の形態 5 または 6 に適用することとしても構わない。

すなわち、図 28、図 32 を用いて説明したように、p 側電極（318、418）と対向する半導体多層膜（306、406）の面を、実施の形態 5 では複数の凸部（306A）が略一様に分散されてなる凹凸面（306B）に形成し、実施の形態 6 では複数の凹部（406A）が略一様に分散されてなる凹凸面（406B）に形成した。そして、前記凹凸面（306B、406B）における凸部（306A、406C）頂部の p 型半導体層（312、412）部分において、当該 p 型半導体層（312、412）と p 側電極（318、418）とを電氣的に接続することとした。そこで、半導体多層膜（306、406）の p 側電極（318、418）と対向する表面において、凸部（306A、406C）頂部が低欠陥領域となり、それ以外の領域が高欠陥領域となるようにするのである。

## 【産業上の利用可能性】

## 【0138】

本発明に係る半導体発光装置は、例えば、高い発光効率の要求される照明分野等で用いられる LED に好適に利用可能である。

## 【図面の簡単な説明】

## 【0139】

【図 1】 実施の形態 1 に係る LED チップを示す図である。

【図 2】 p 側電極における開口率を変化させた場合の相対輝度と注入部電流密度との関係を示すグラフである。

【図 3】 実施の形態 1 に係る LED チップの製造工程の一部を示す図である。

【図 4】 実施の形態 1 に係る LED チップの製造工程の一部を示す図である。

【図 5】 実施の形態 1 に係る LED チップの製造工程の一部を示す図である。

【図 6】 実施の形態 1 に係る LED チップの製造工程の一部を示す図である。

【図 7】 実施の形態 2 に係る LED チップを示す図である。

【図 8】 実施の形態 2 に係る LED チップを示す図である。

【図 9】 実施の形態 2 に係る LED チップの製造工程の一部を示す図である。

【図 10】 実施の形態 2 に係る LED チップの製造工程の一部を示す図である。

【図 11】 実施の形態 2 に係る LED チップの製造工程の一部を示す図である。

【図 12】 実施の形態 2 に係る LED チップの製造工程の一部を示す図である。

【図 13】 実施の形態 2 に係る LED チップの製造工程の一部を示す図である。

【図 14】 実施の形態 2 に係る LED チップの製造工程の一部を示す図である。

【図 15】 実施の形態 2 に係る LED チップの製造工程の一部を示す図である。

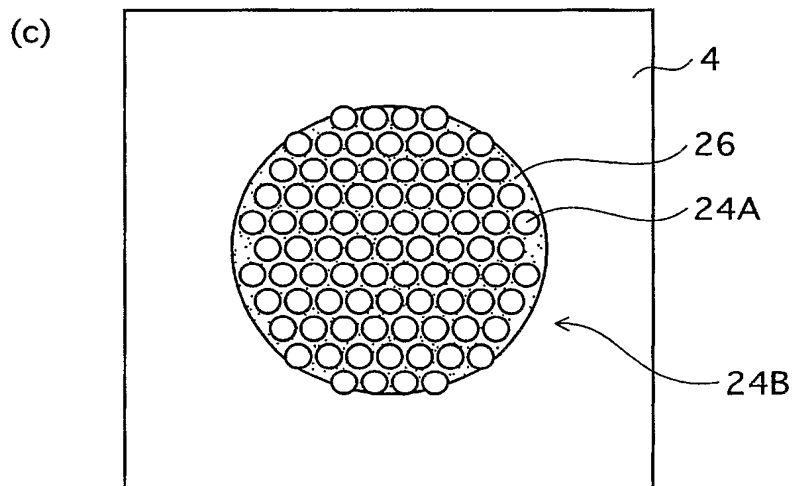
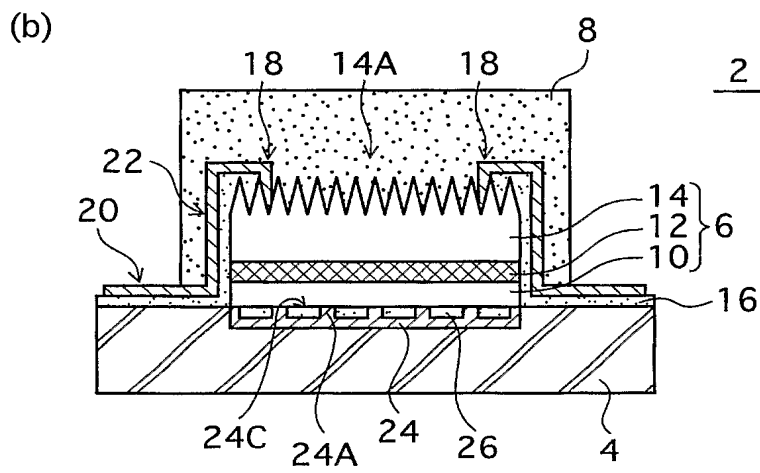
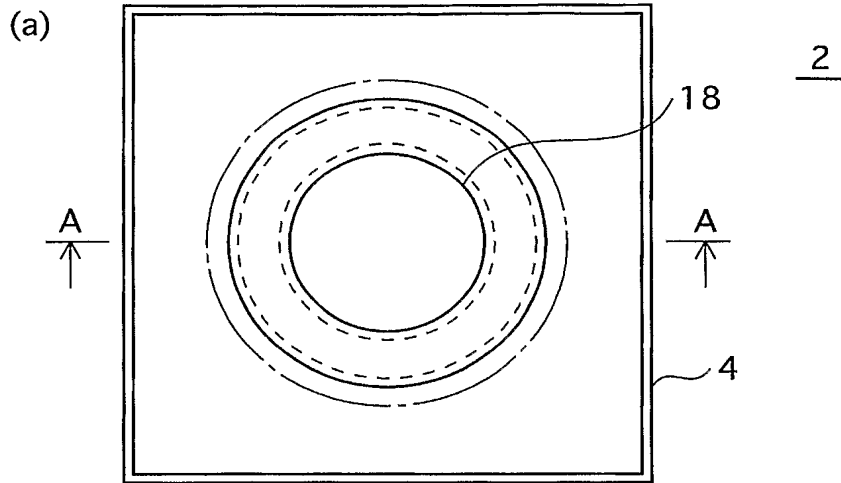
- 【図 16】 実施の形態 2 に係る LED チップの製造工程の一部を示す図である。
- 【図 17】 実施の形態 3 に係る LED チップを示す図である。
- 【図 18】 p 側電極の凹凸面の変形例を示す図である。
- 【図 19】 実施の形態 4 に係る白色 LED モジュールの斜視図である。
- 【図 20】 (a) は上記白色 LED モジュールの平面図であり、(b) は (a) における G・G 線断面図であり、(c) は、(b) におけるチップ実装部の拡大図である。
- 【図 21】 (a) は上記白色 LED モジュールにおける配線パターンを示す図であり、(b) は、白色 LED モジュールを構成するセラミックス基板上に形成されるパッドパターンを示す図である。
- 【図 22】 (a) は実施の形態 4 における照明装置を示す斜視図であり、(b) は当該照明装置の下面図である。
- 【図 23】 実施の形態 4 における照明装置の分解斜視図である。
- 【図 24】 実施の形態 4 における照明装置の発光スペクトルおよび色度を示す図である。
- 【図 25】 実施の形態 4 の変形例を示す図である。
- 【図 26】 上記変形例における照明装置の発光スペクトルおよび色度を示す図である。
- 【図 27】 半導体プロセスにおいて、格子欠陥が集結した高欠陥領域を形成するために、バッファ層または n 型半導体層表面に施す凹凸構造の一例を示す図である。
- 【図 28】 実施の形態 5 に係る LED チップを示す図である。
- 【図 29】 実施の形態 5 に係る LED チップの製造工程の一部を示す図である。
- 【図 30】 実施の形態 5 に係る LED チップの製造工程の一部を示す図である。
- 【図 31】 実施の形態 5 に係る LED チップの製造工程の一部を示す図である。
- 【図 32】 実施の形態 6 に係る LED チップの製造工程の一部を示す図である。
- 【図 33】 実施の形態 7 に係る表面実装型 (SMD) LED を示す図である。
- 【図 34】 実施の形態 8 に係るドットマトリックス表示装置を示す図である。

## 【符号の説明】

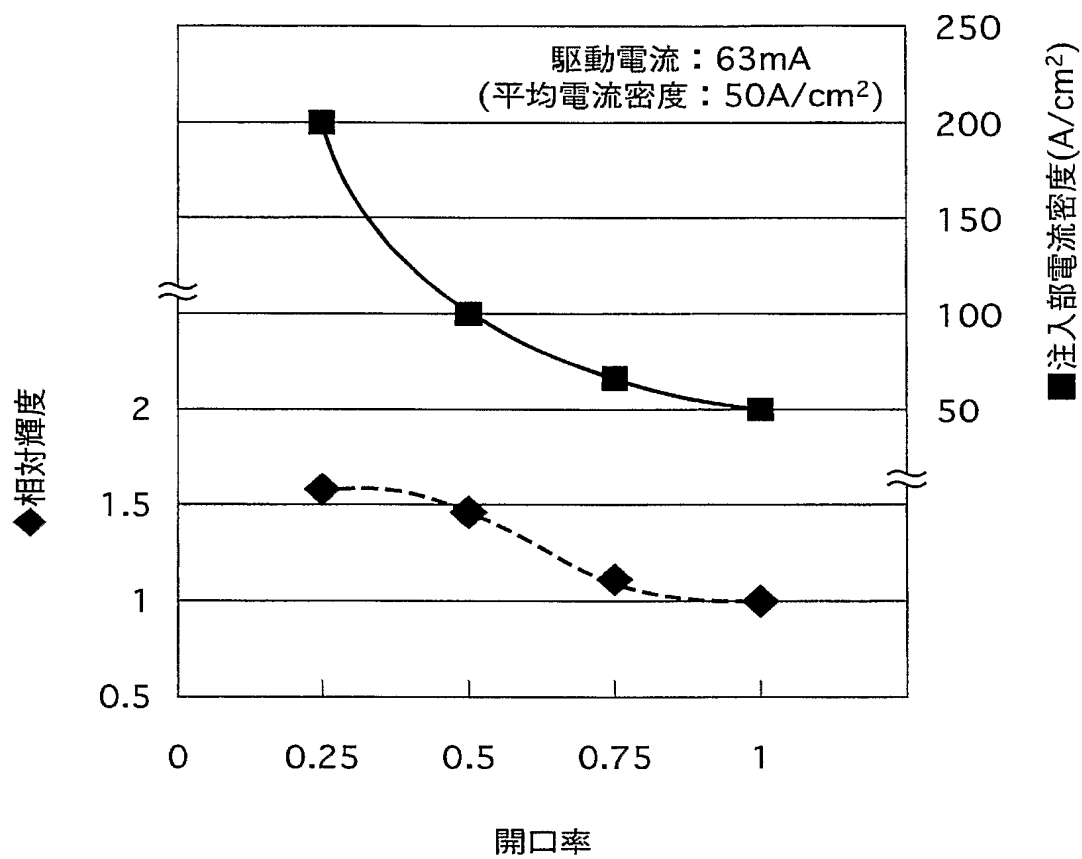
## 【0140】

6、56、116、306、406	半導体多層膜
10、122	p-GaN 層
12、310、410	InGaN/GaN 多重量子井戸発光層
14、118	n-GaN 層
24、66、126、318、418	p 側電極
24A、66A、126A	凸部
24B、66B、126B	凹凸面
24C、66C、126C	凹部
26、92、128	絶縁材
60、312、412	p-AlGaN 層
62	AlGaN/InGaN 多重量子井戸発光層
64、308	n-AlGaN 層
120	InGaN 量子井戸発光層
306A、406C	凸部
306B、406B	凹凸面

【書類名】 図面  
【図 1】

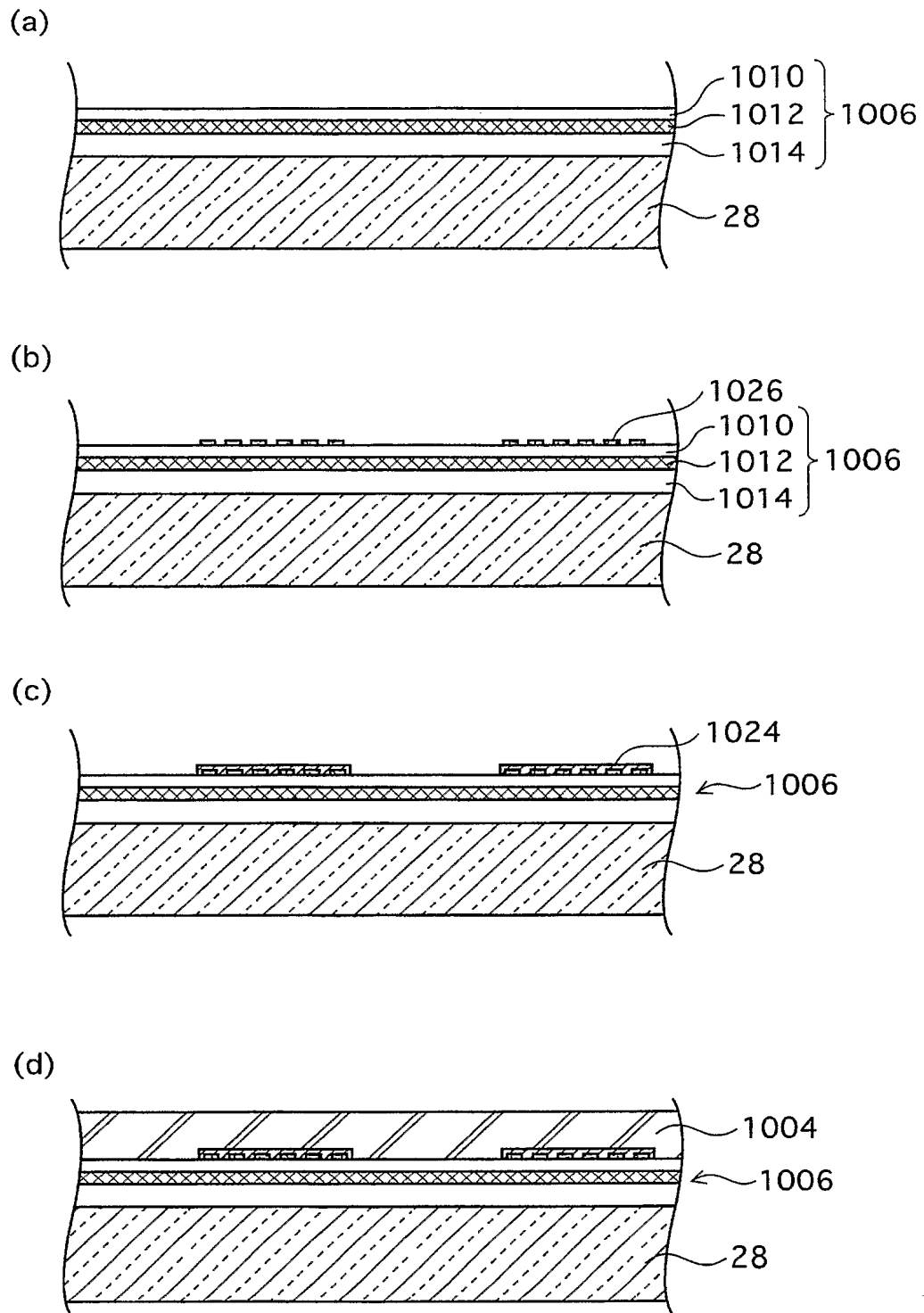


【図 2】



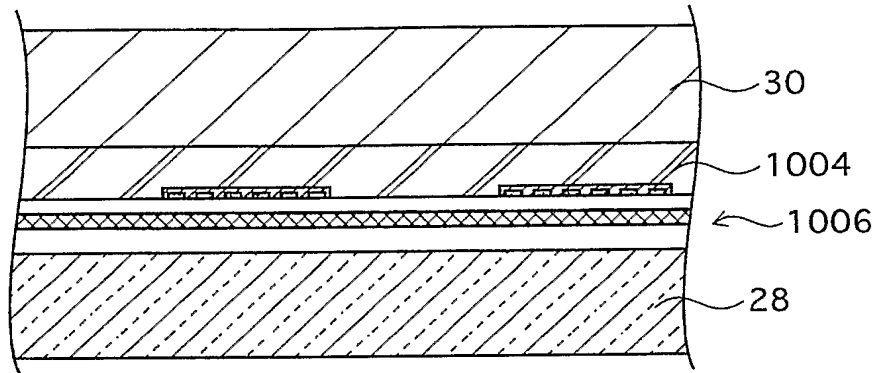


【図 3】

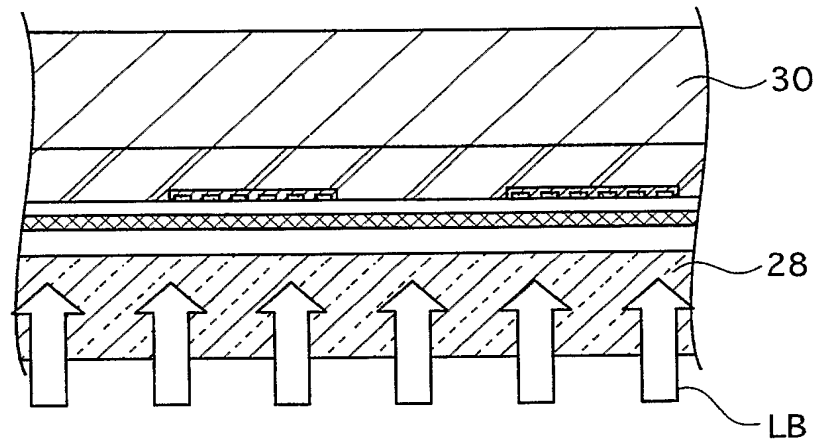


【図 4】

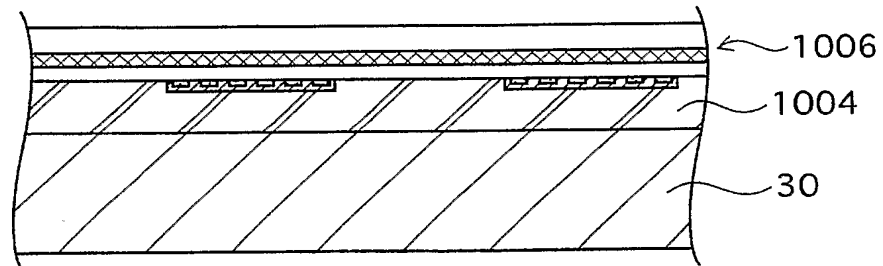
(e)



(f)

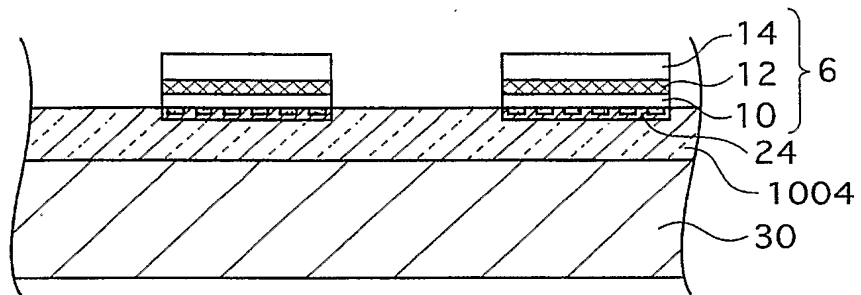


(g)

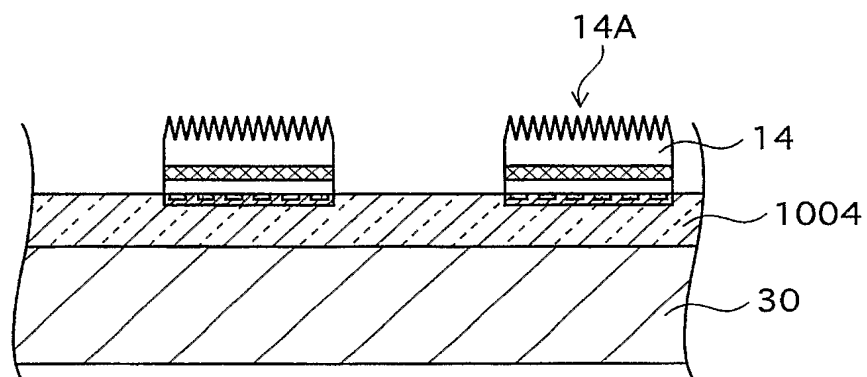


【図 5】

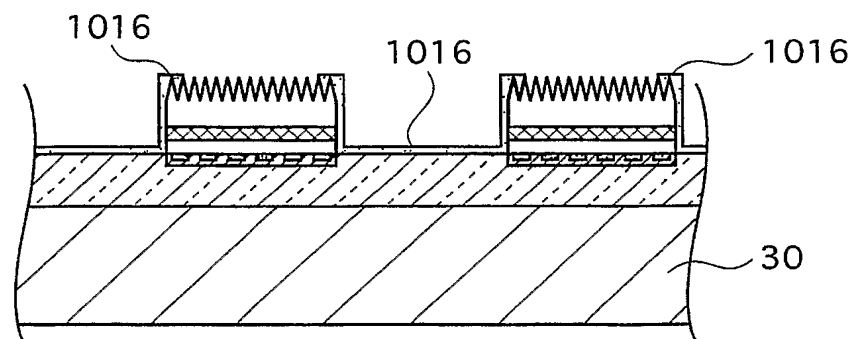
(h)



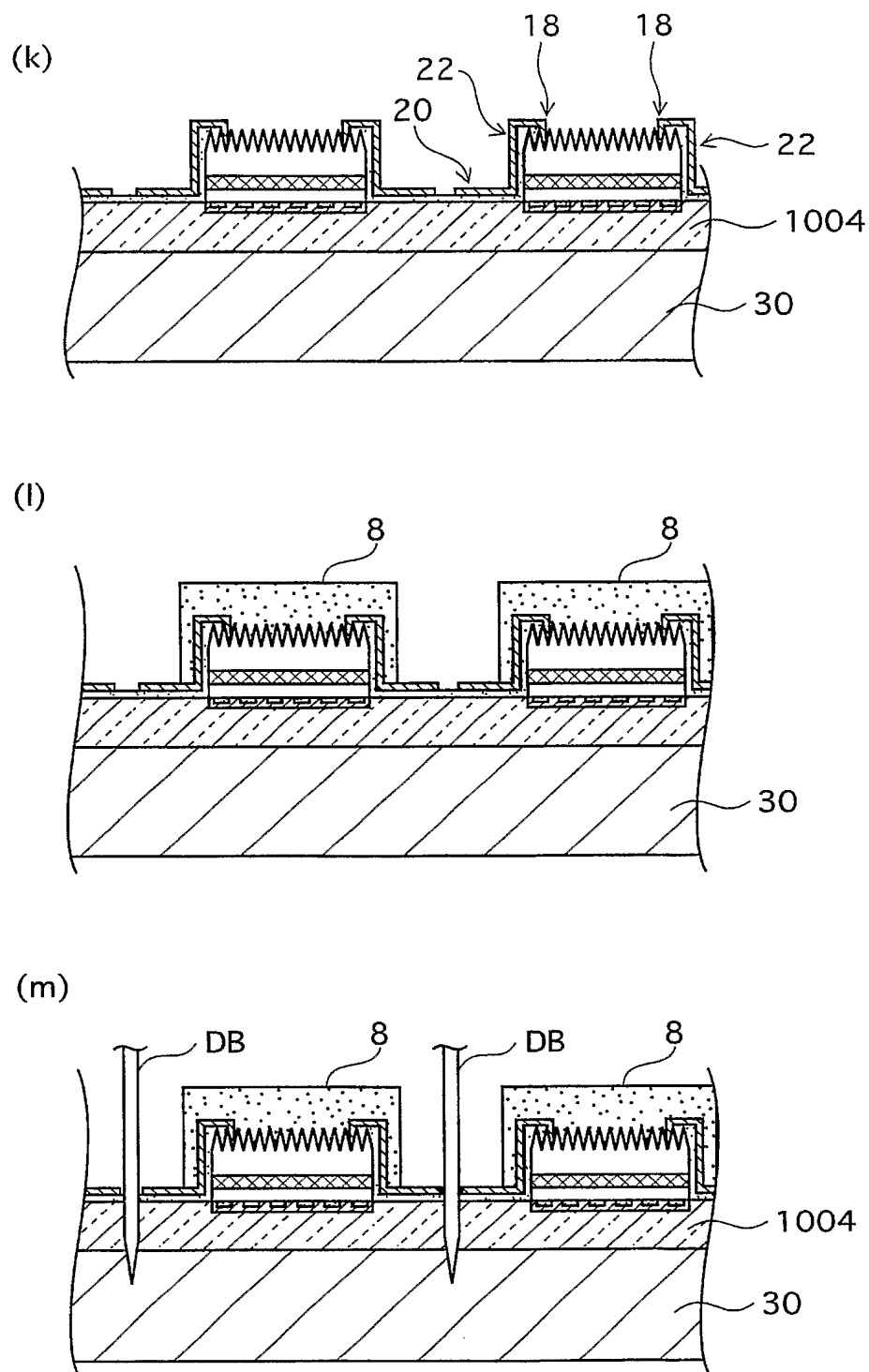
(i)



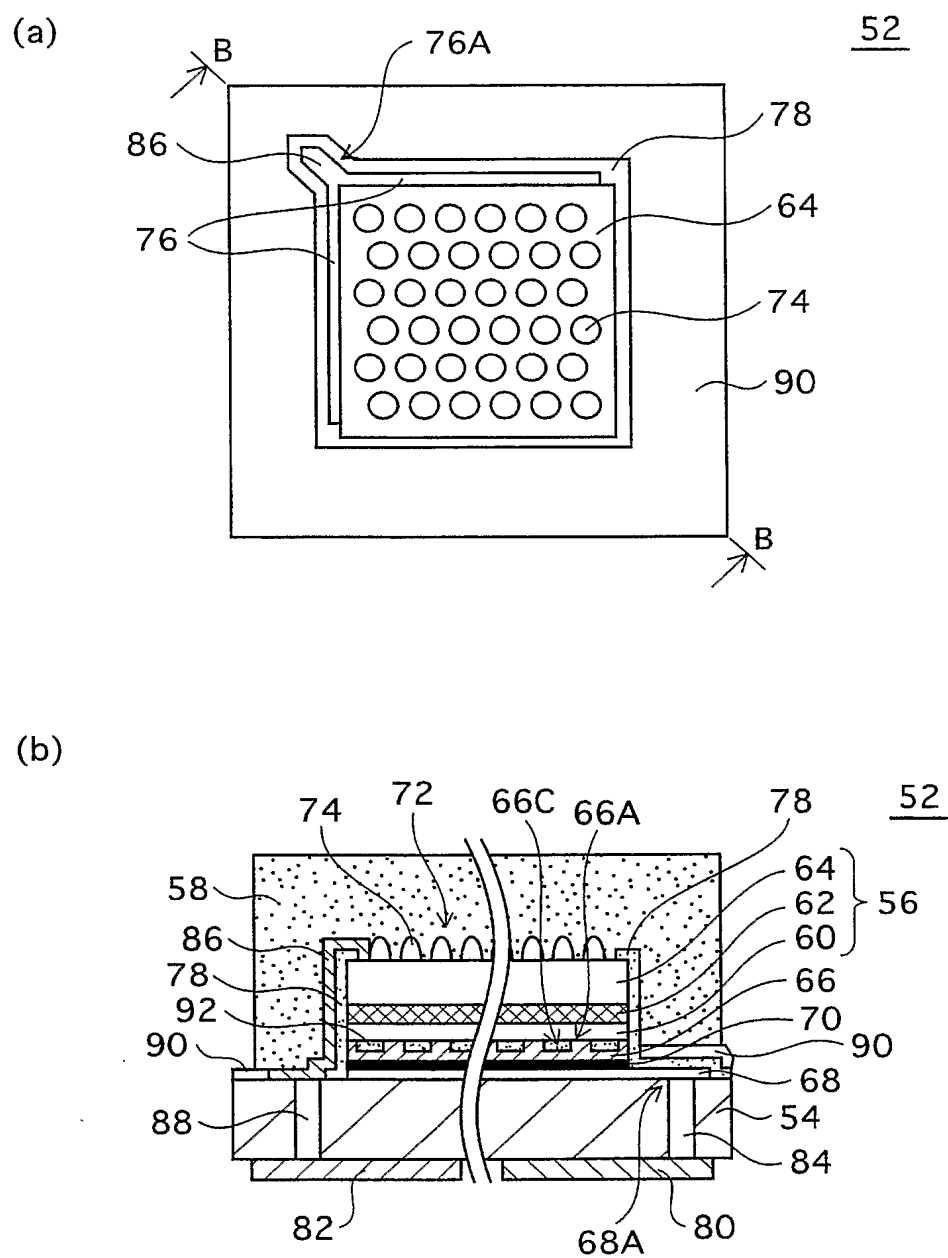
(j)



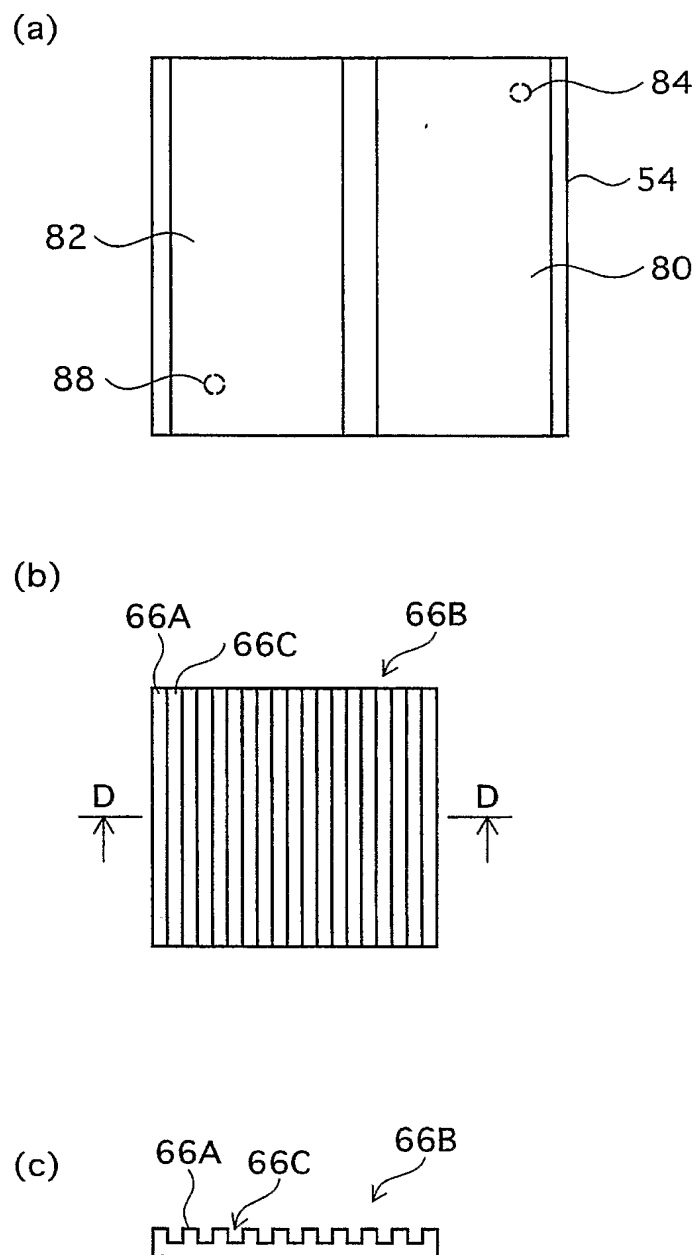
【図 6】



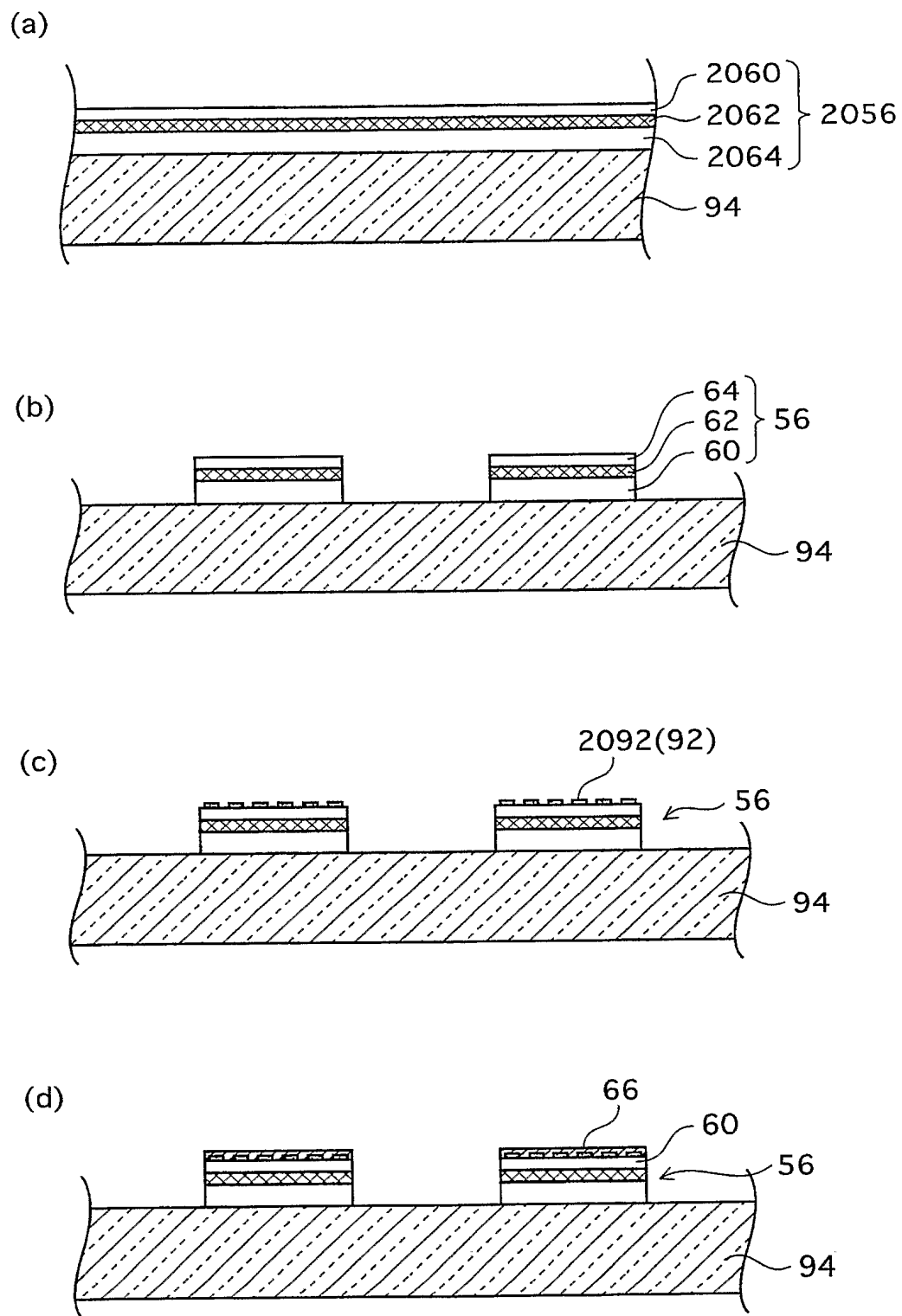
【図 7】



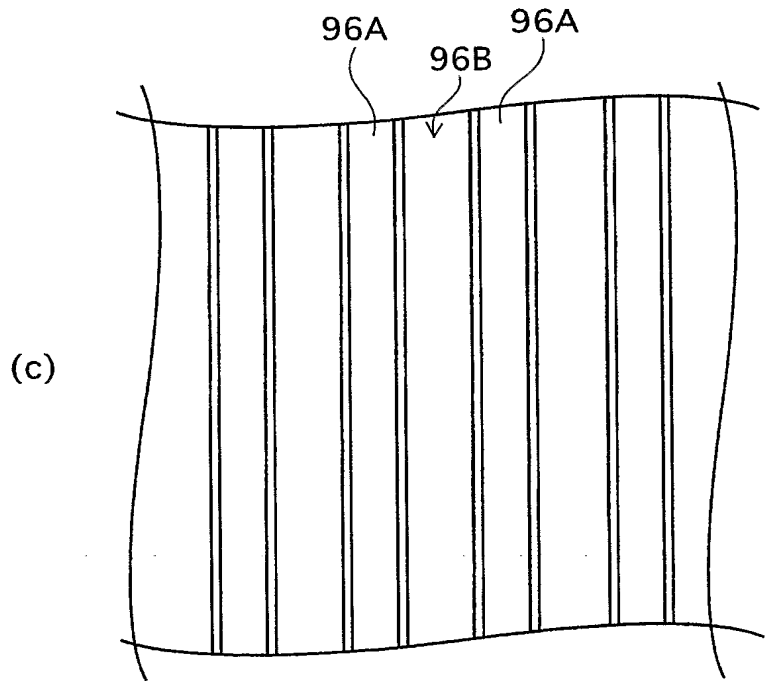
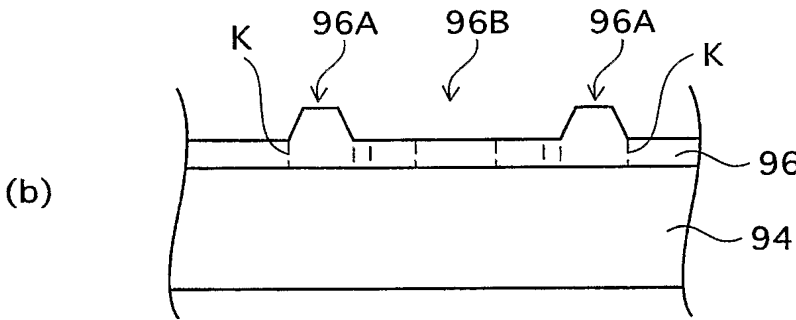
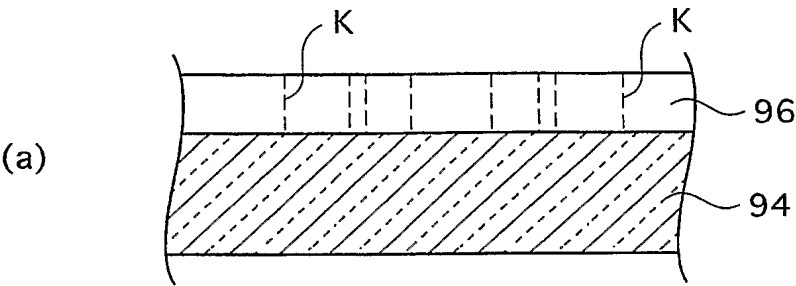
【図 8】



【図 9】

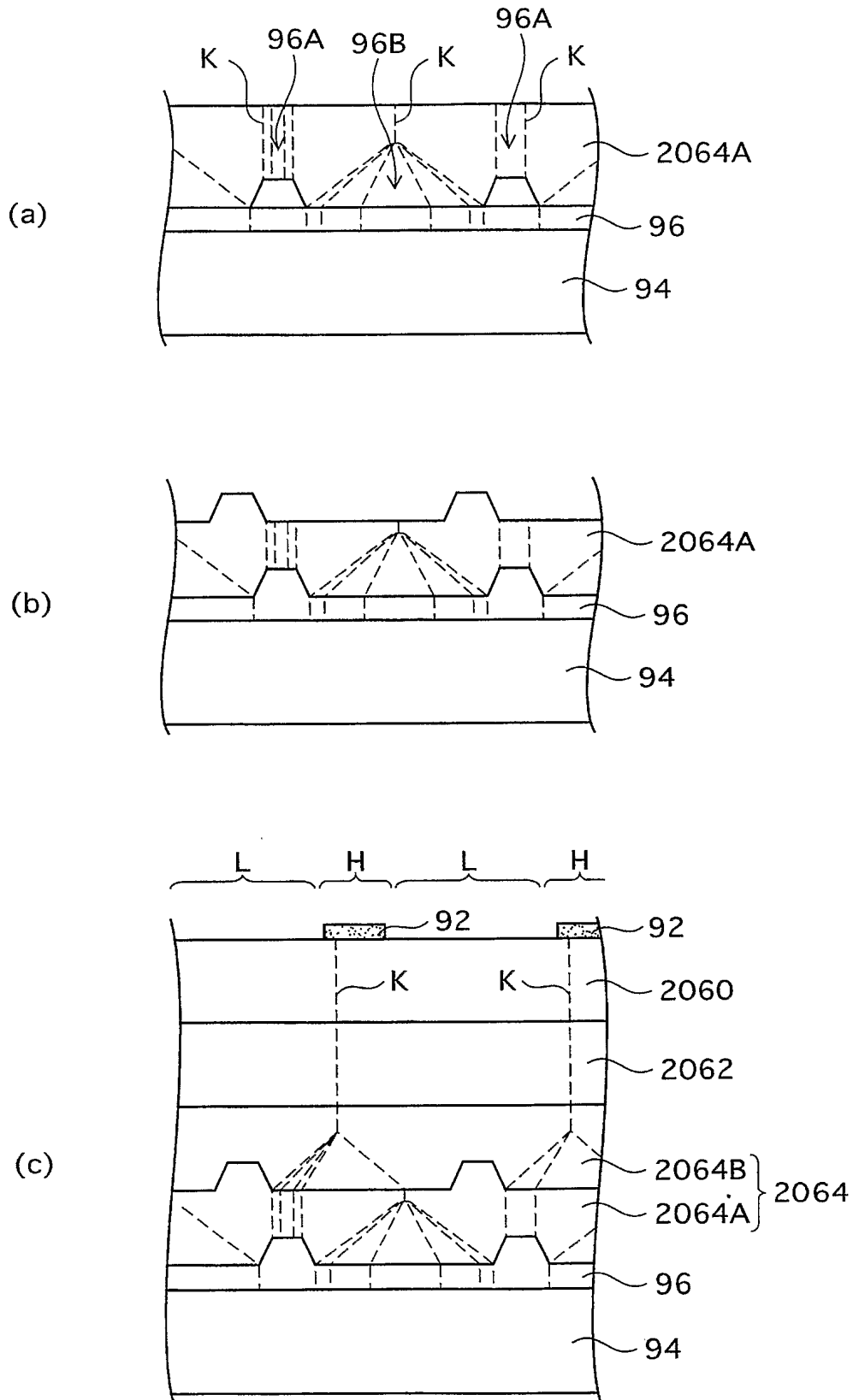


【図 10】



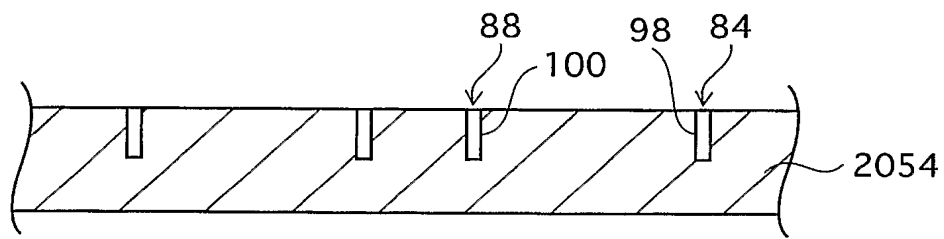


【図 11】

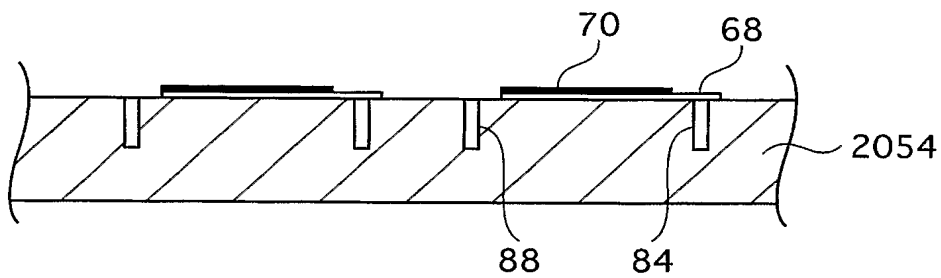


【図 12】

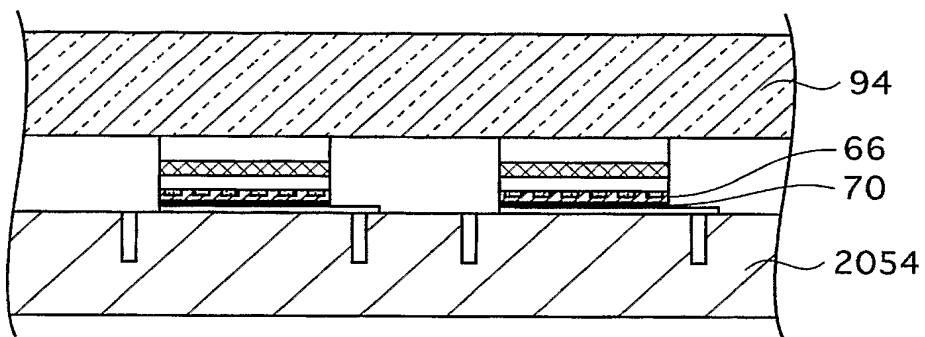
(e)



(f)

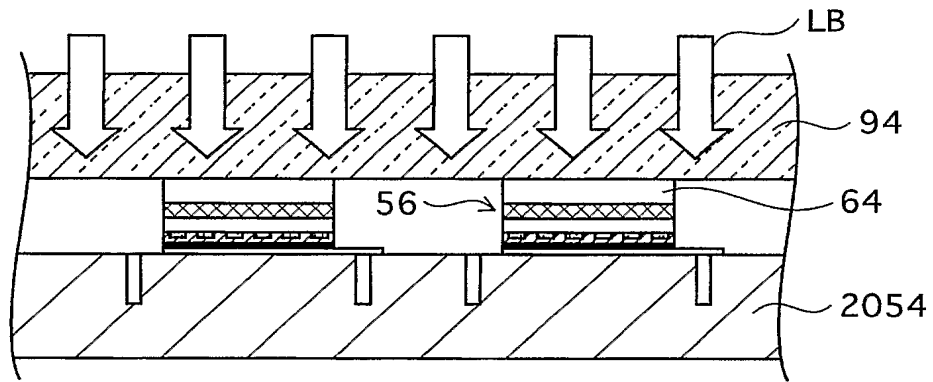


(g)

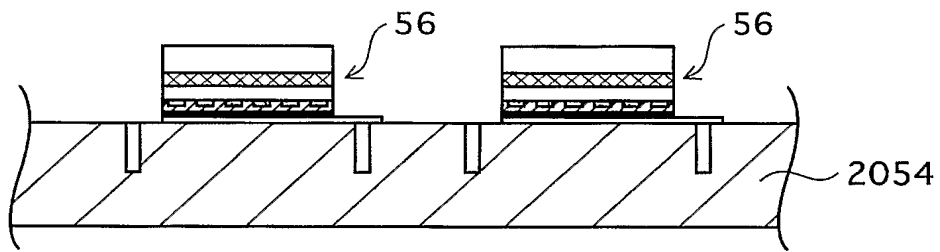


【図 13】

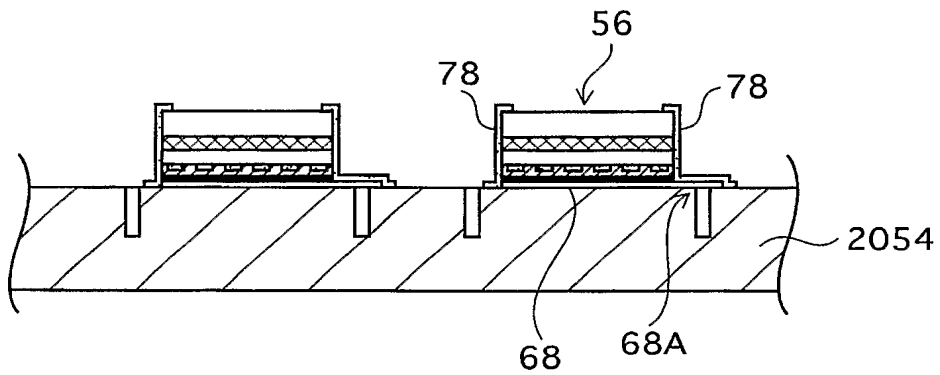
(h)



(i)

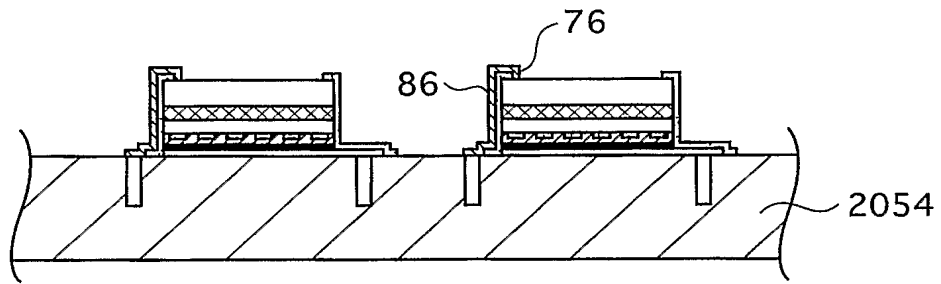


(j)

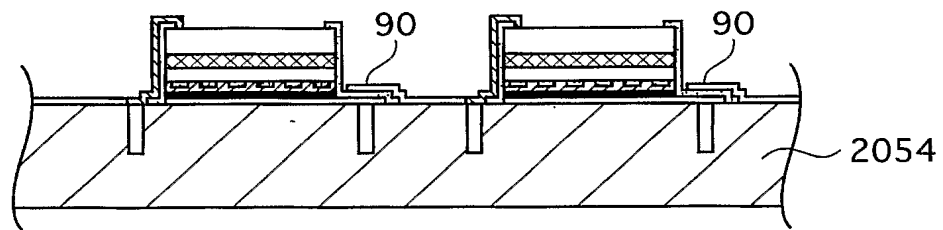


【図 14】

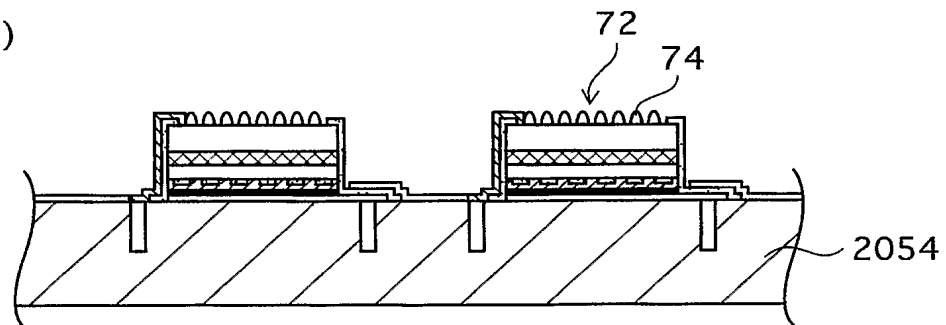
(k)



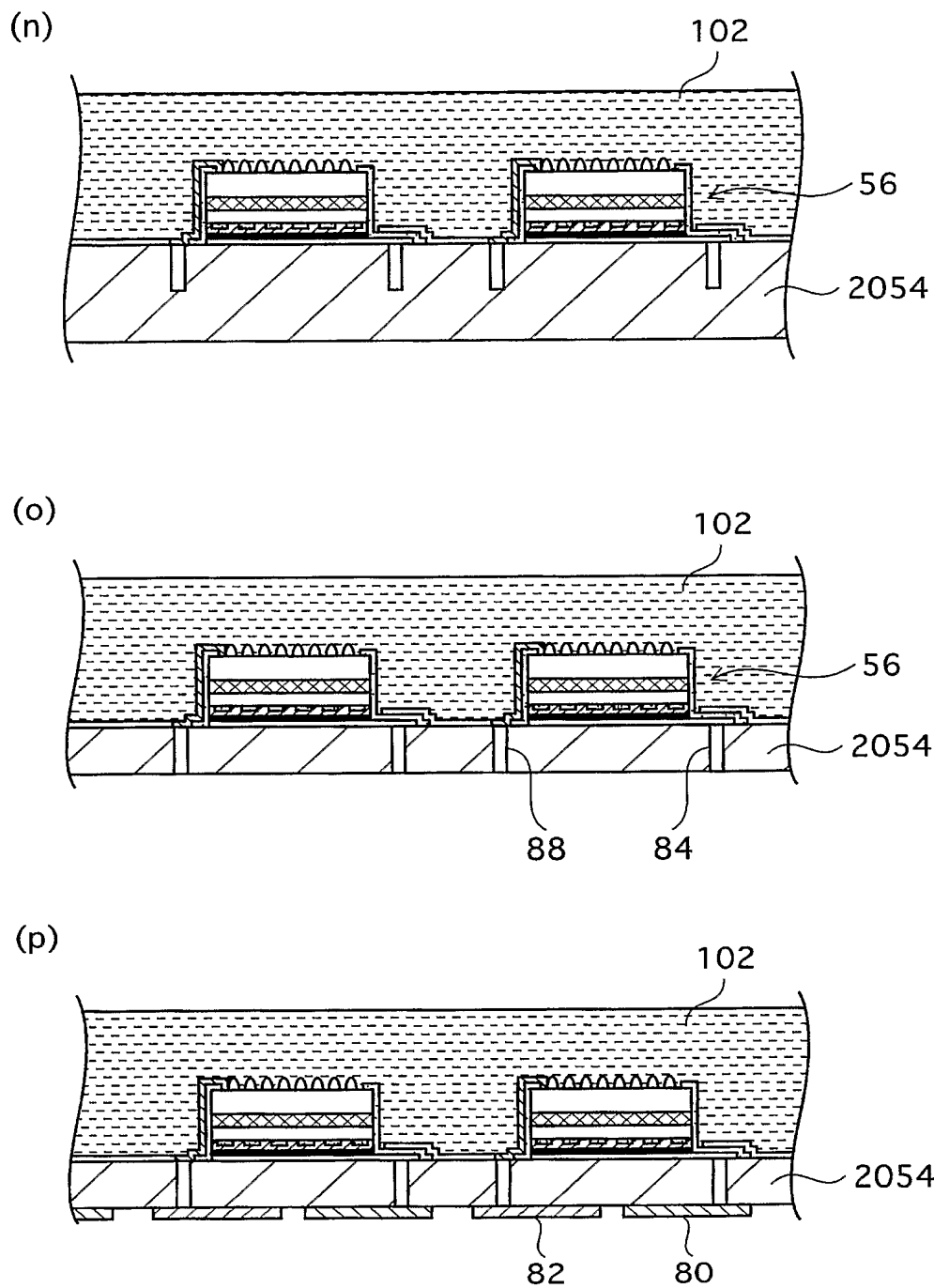
(l)



(m)

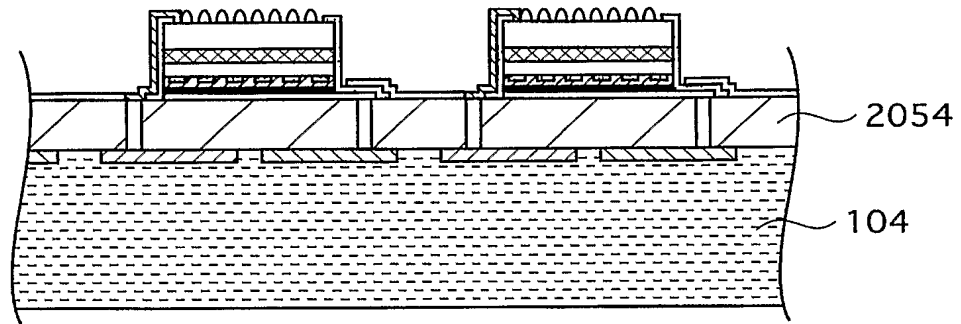


【図 15】

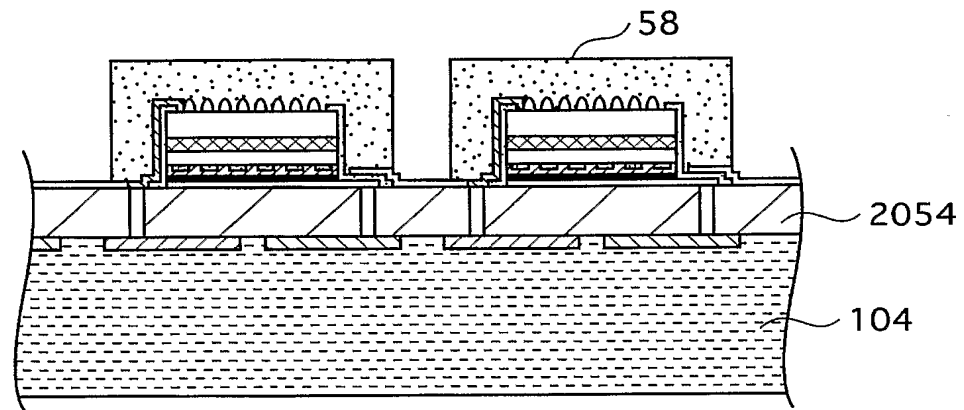


【図 16】

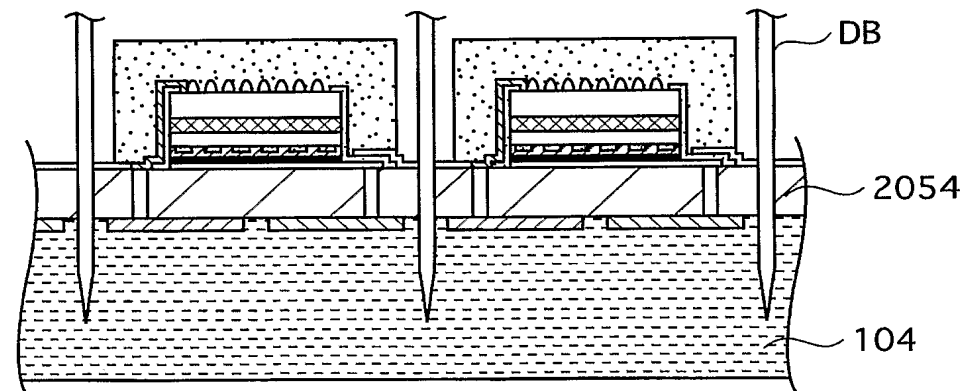
(q)



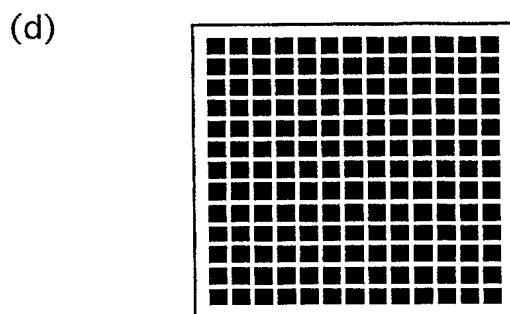
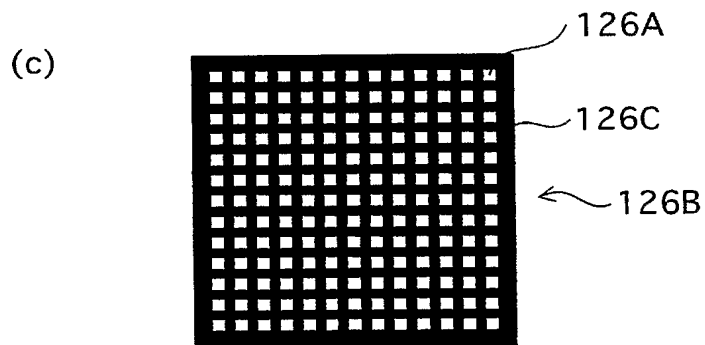
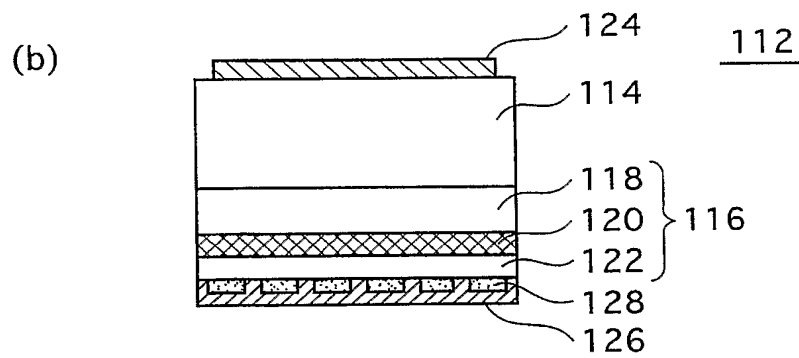
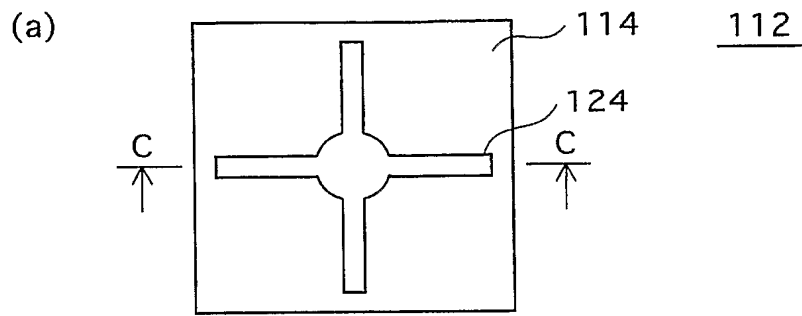
(r)



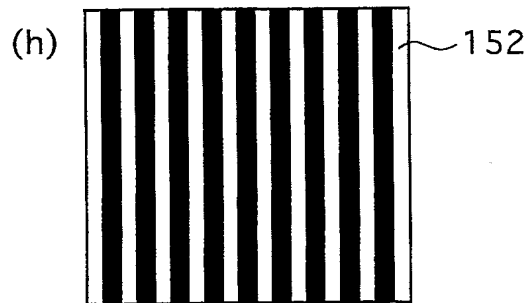
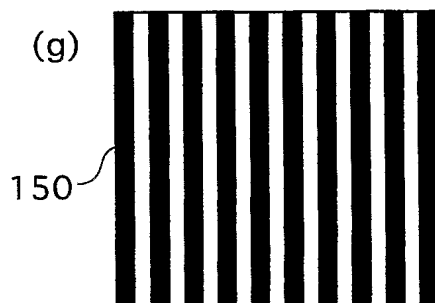
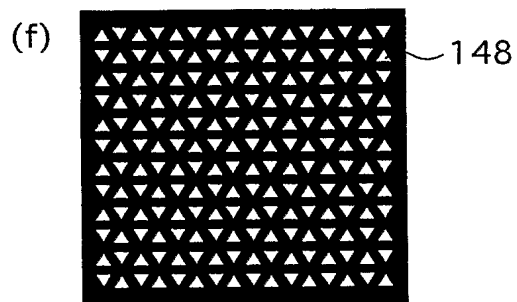
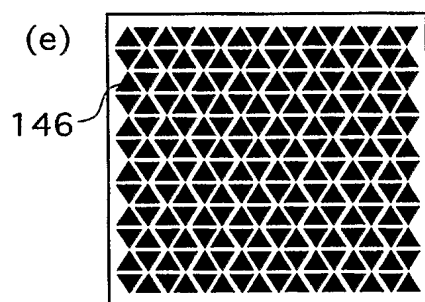
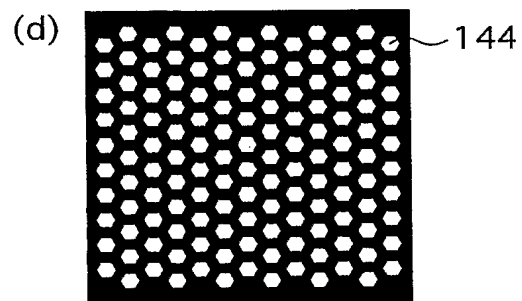
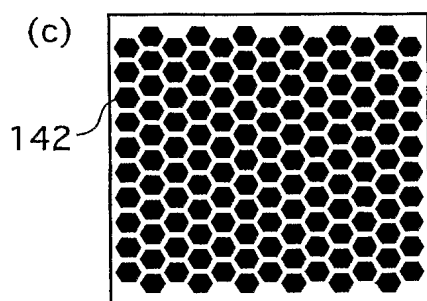
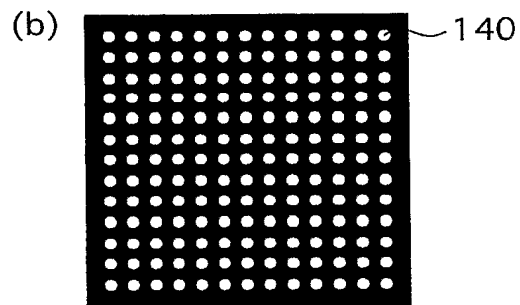
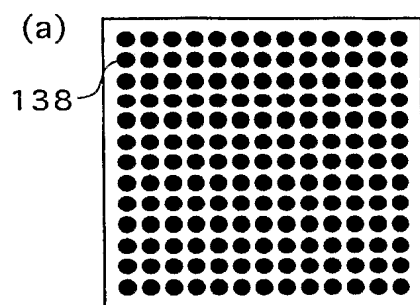
(s)



【図 17】

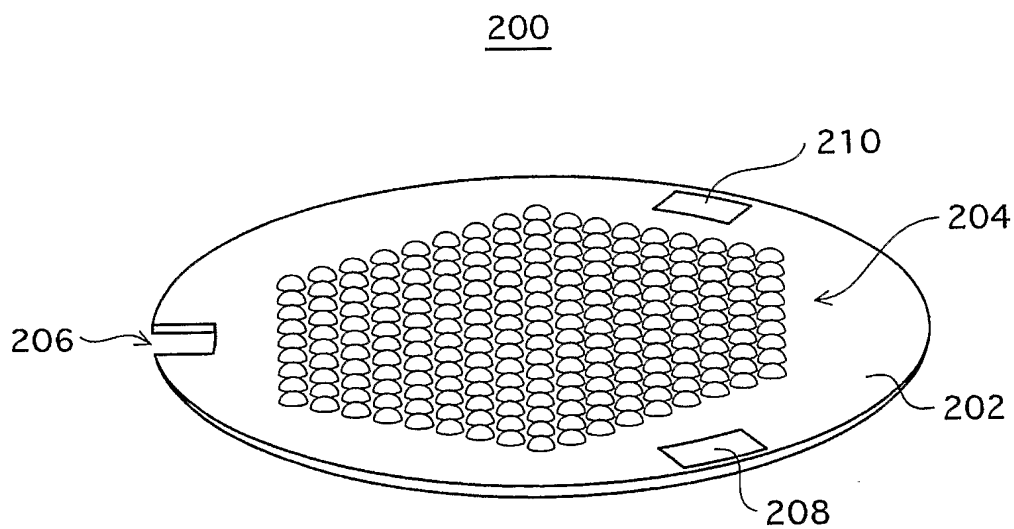


【図 1 8】

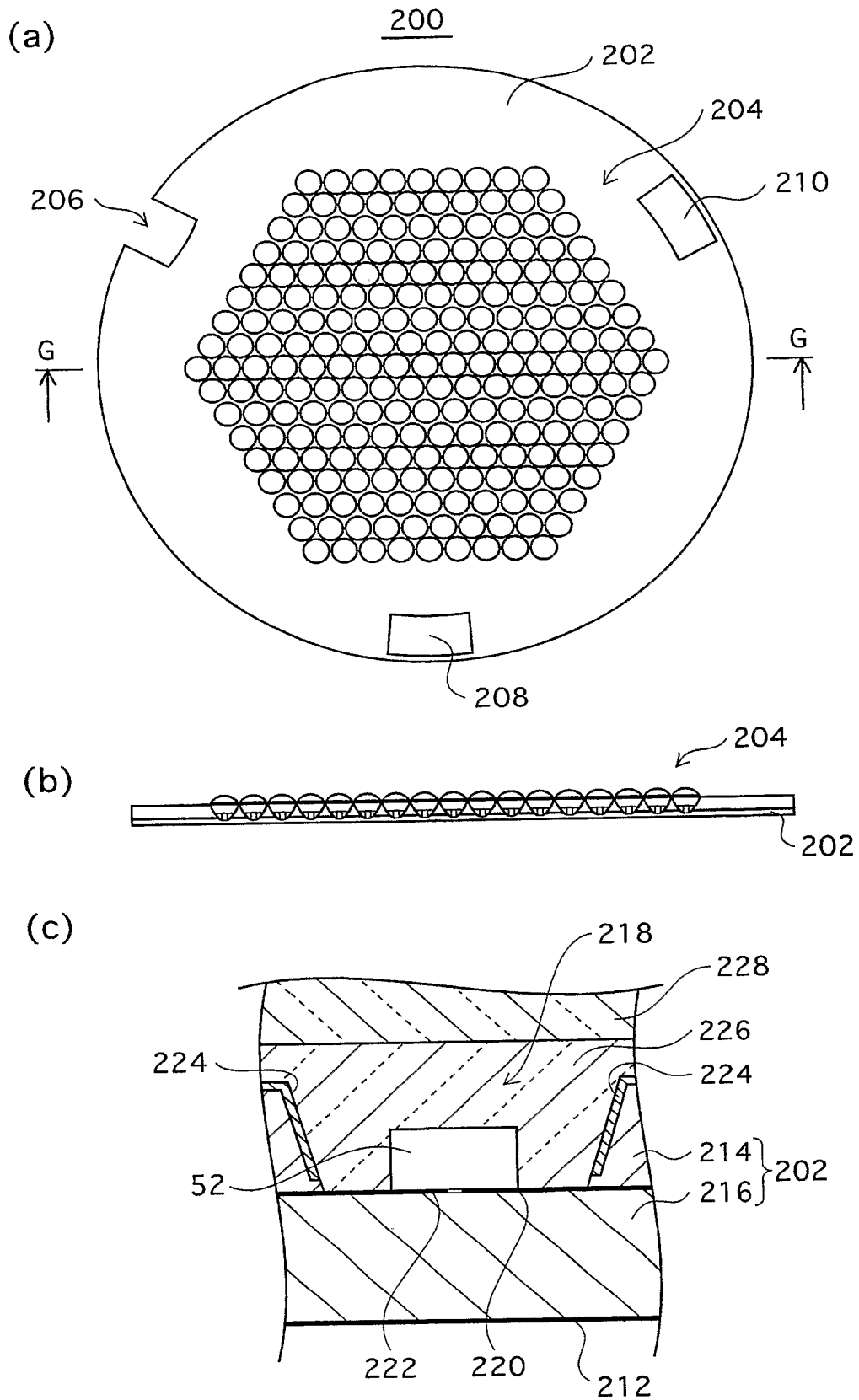




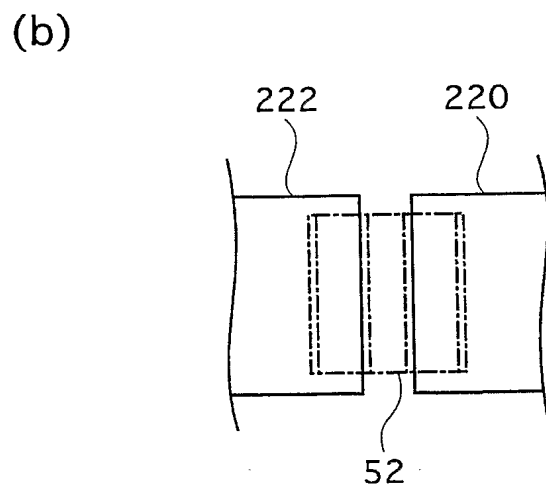
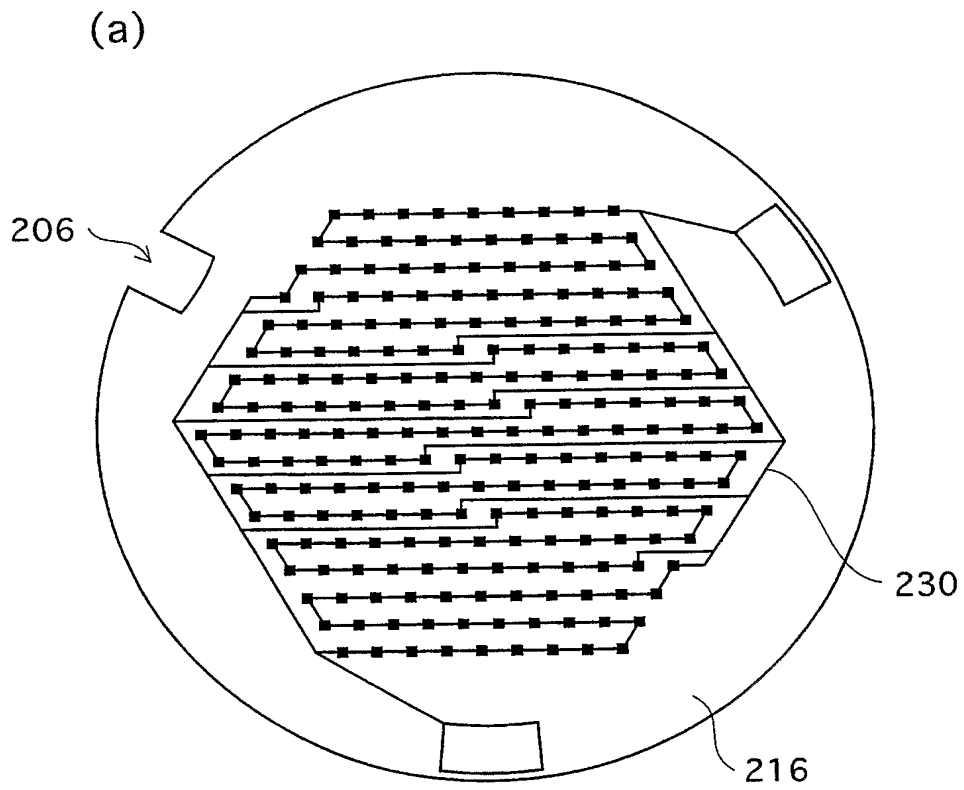
【図 19】



【図 20】

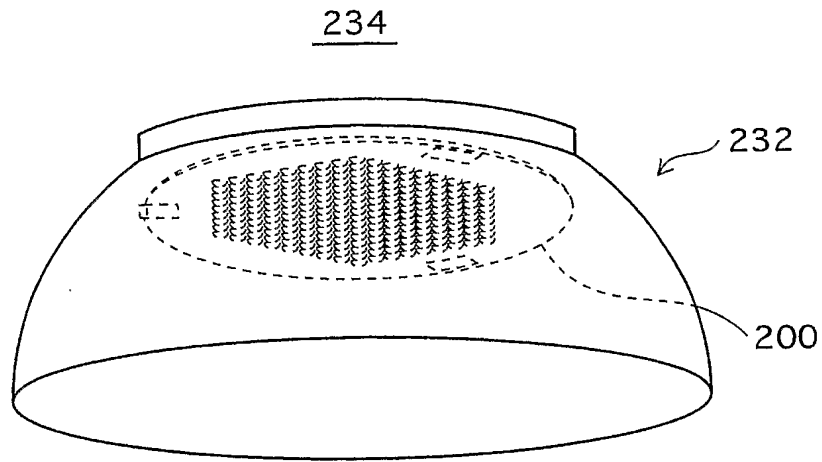


【図 21】

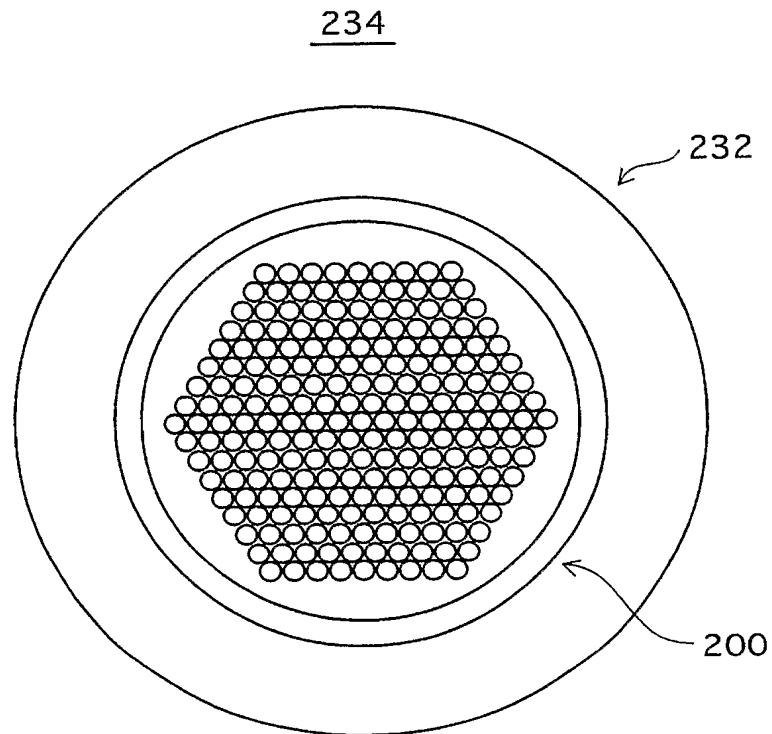


【図 22】

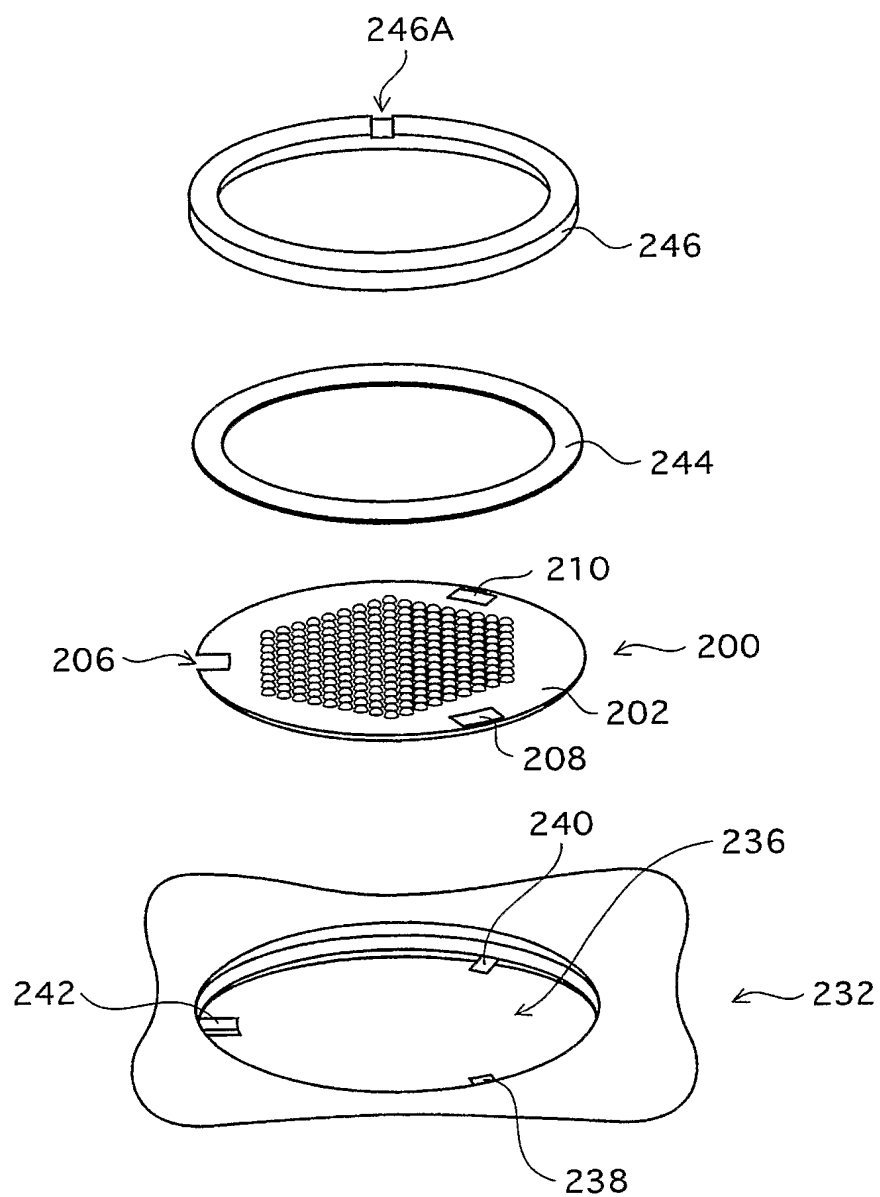
(a)



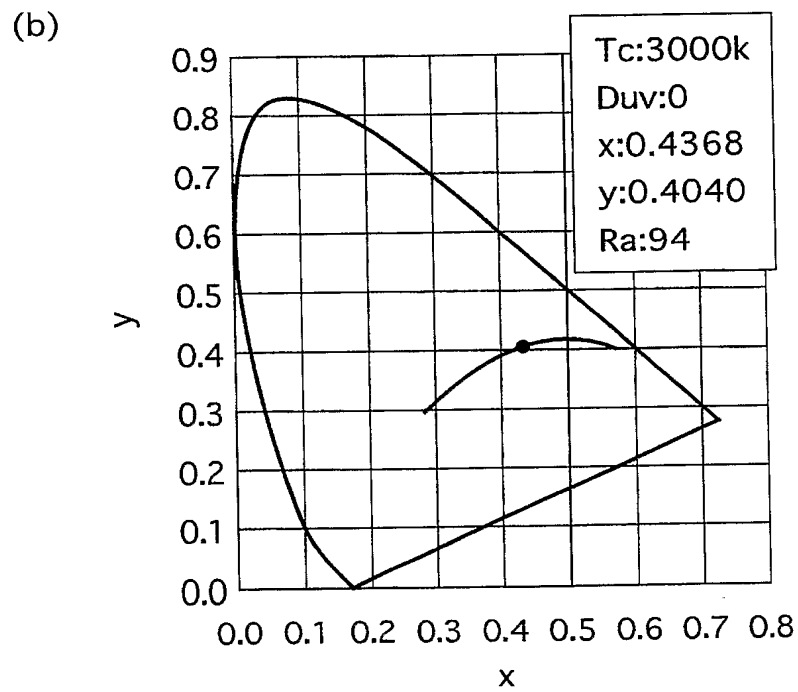
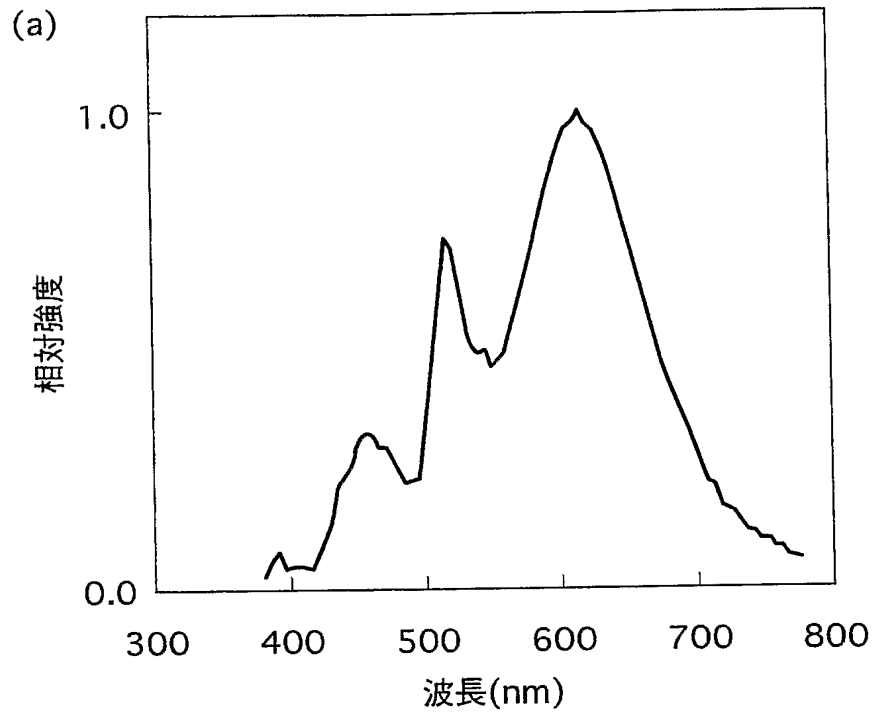
(b)



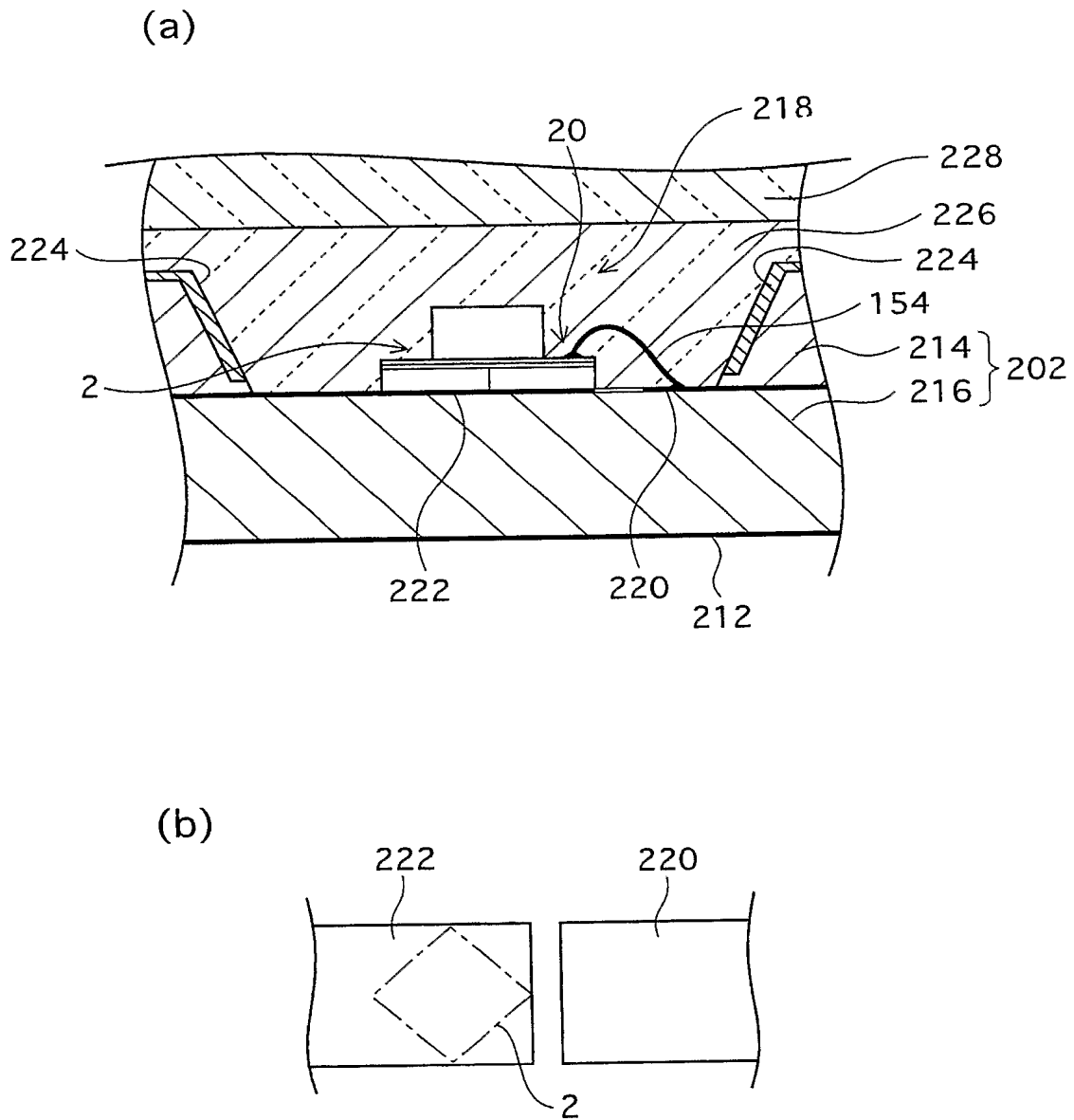
【図 23】



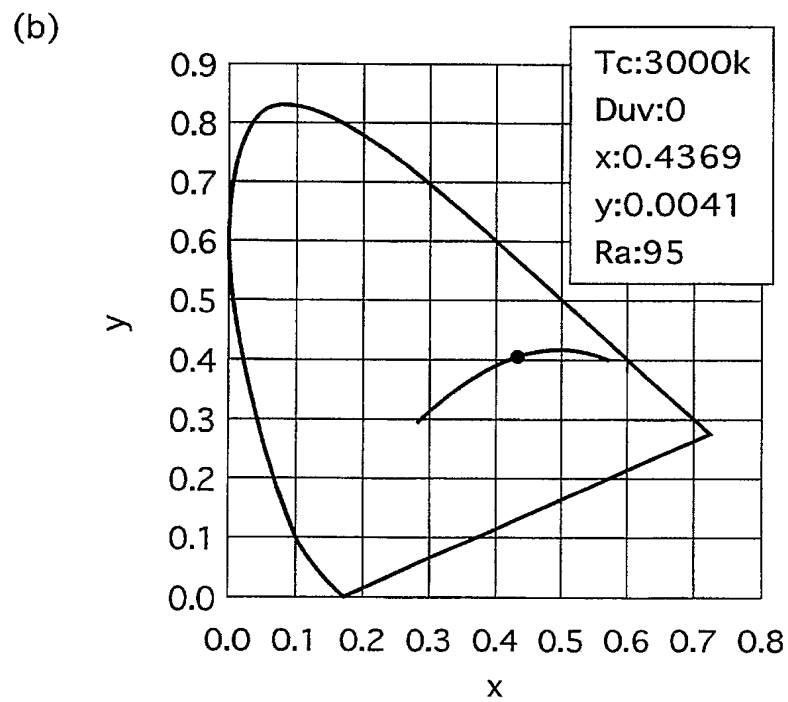
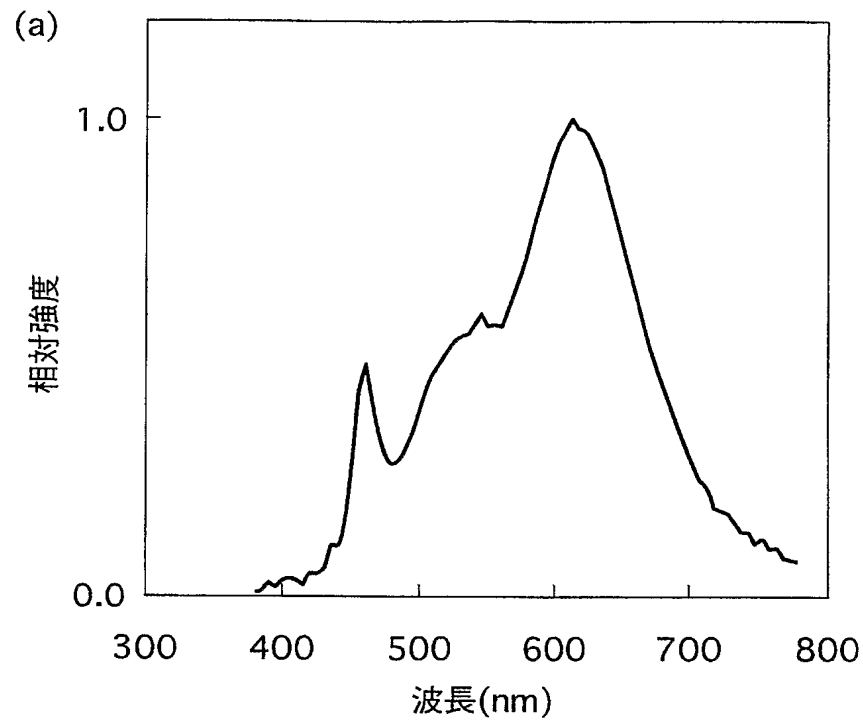
【図 24】



【図 25】

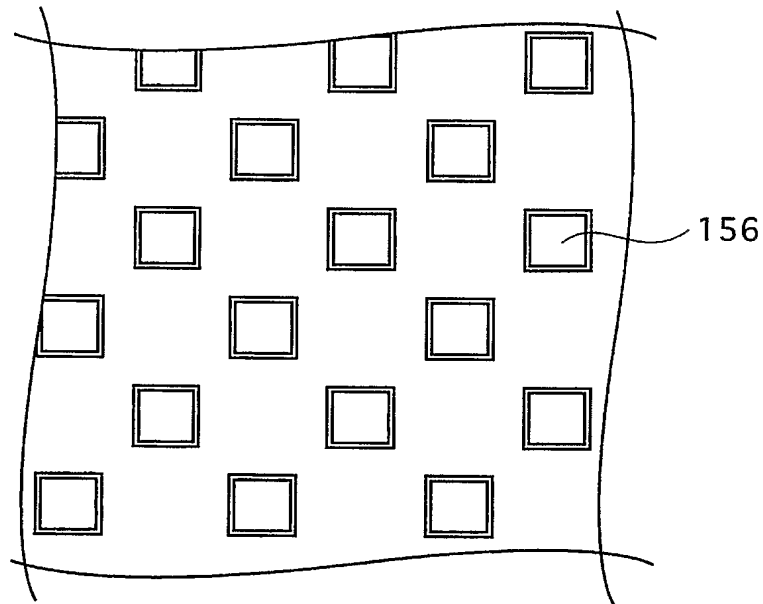


【図 26】

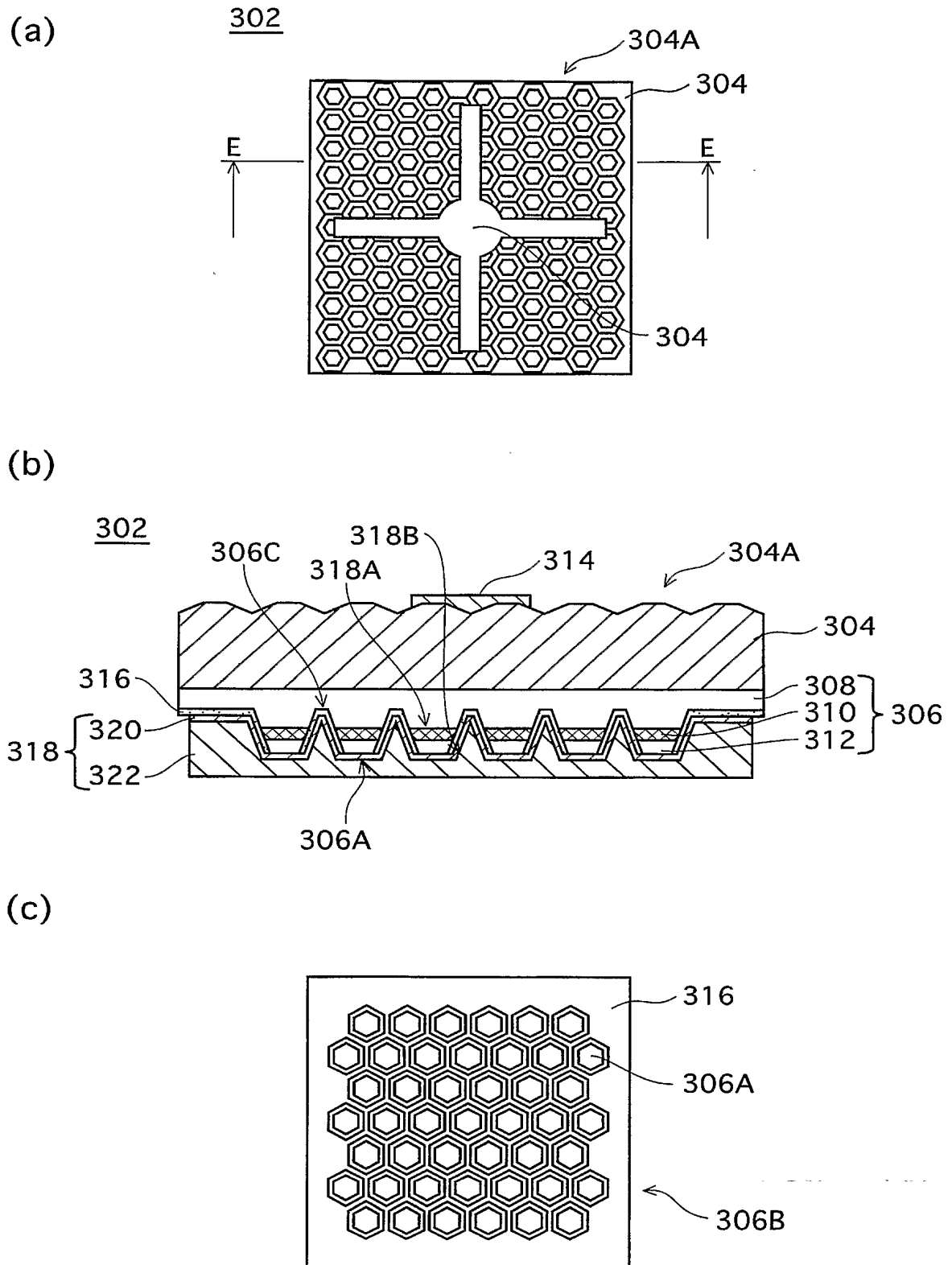




【図 27】

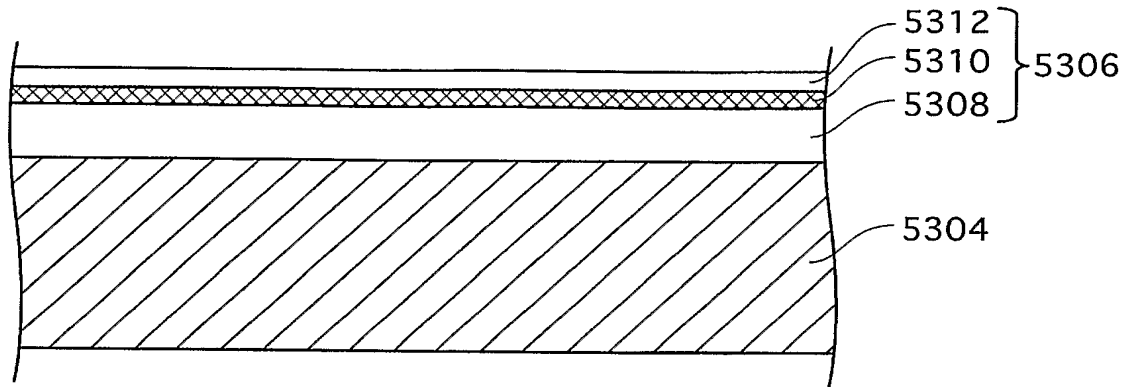


【図 28】

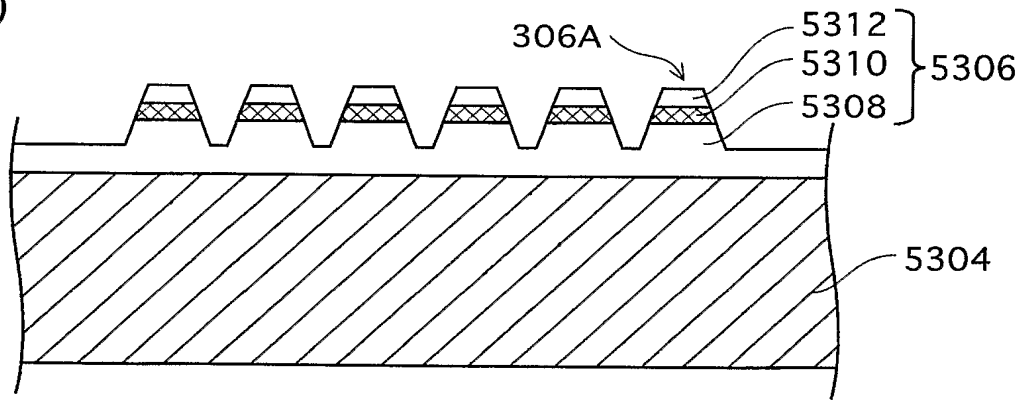


【図 29】

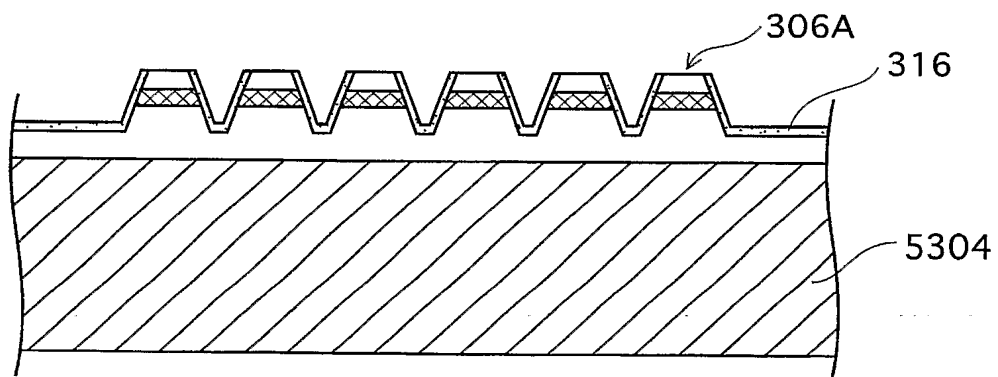
(a)



(b)

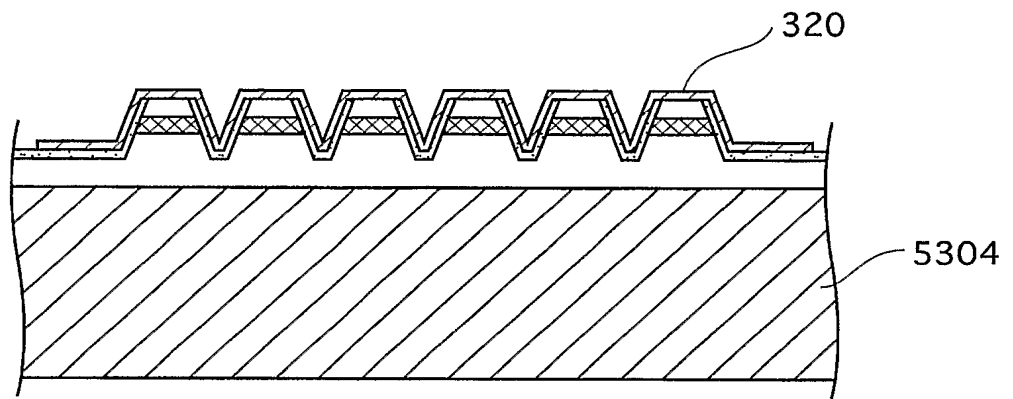


(b)

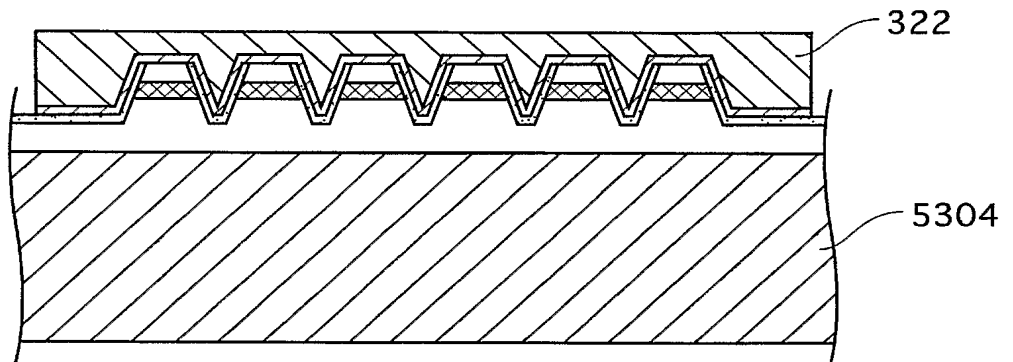


【図 30】

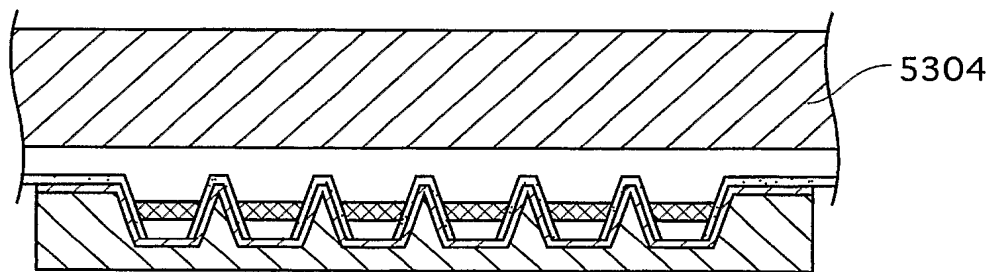
(d)



(e)

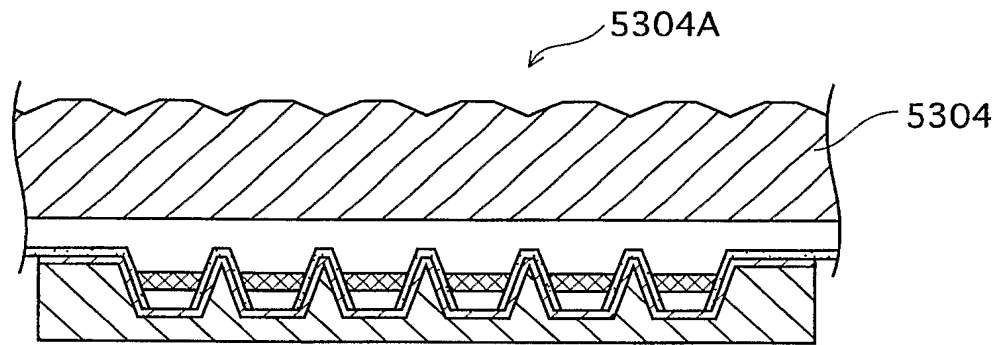


(f)

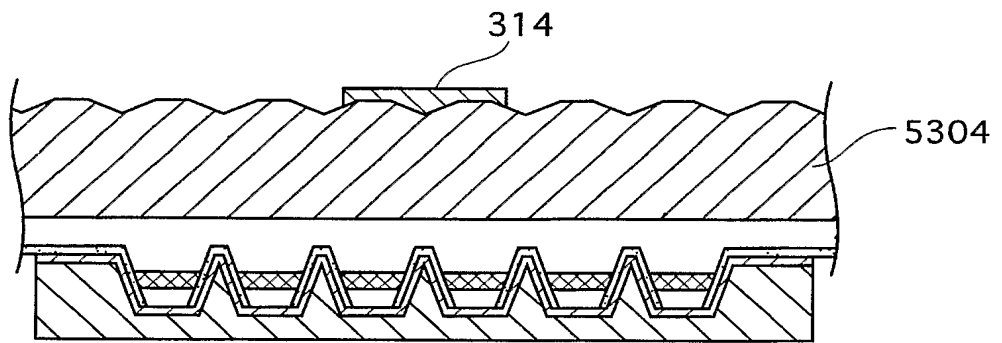


【図 31】

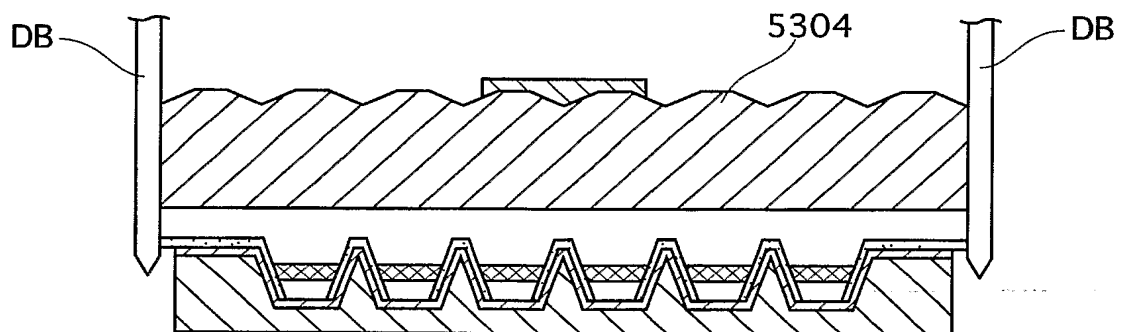
(g)



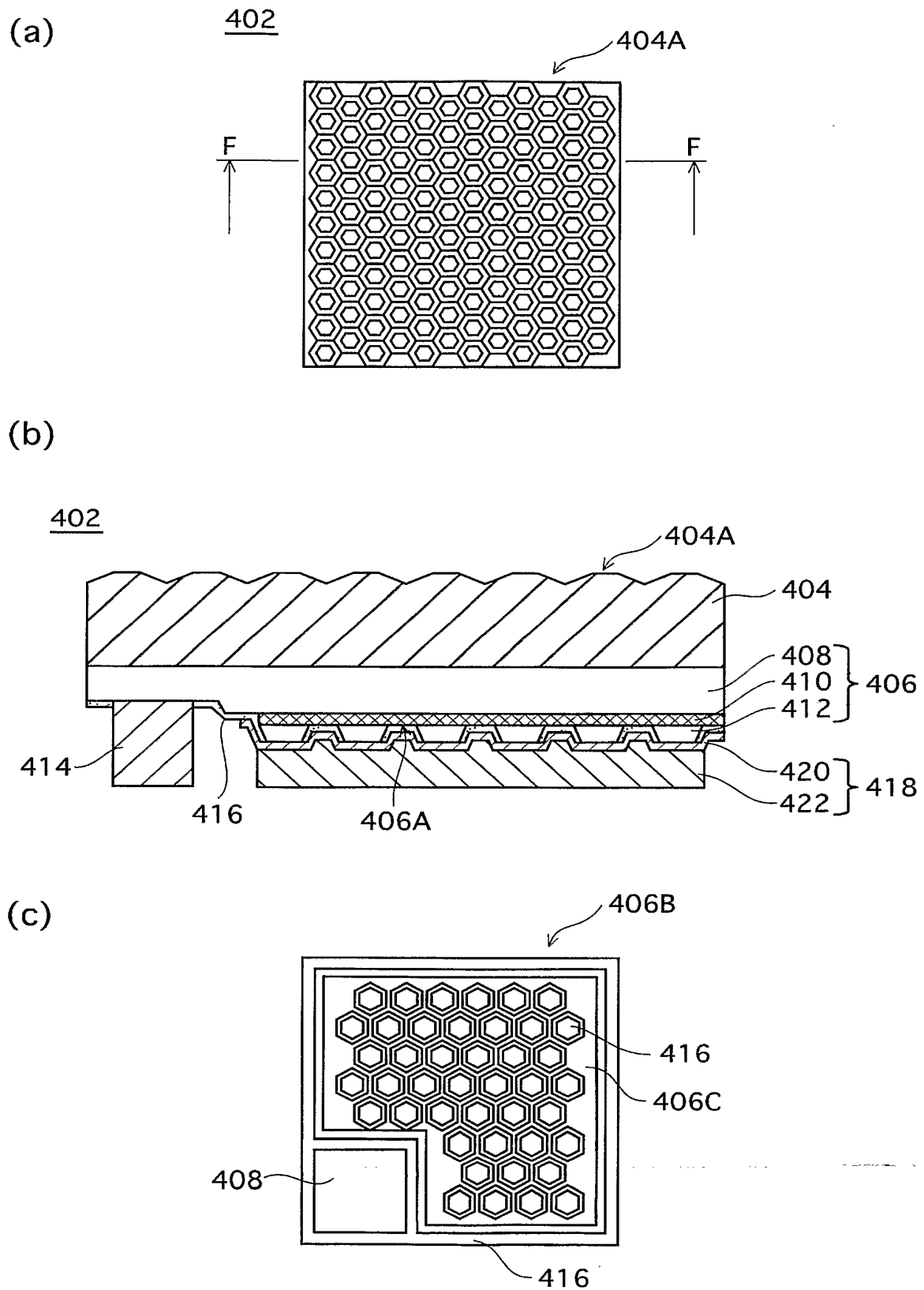
(h)



(i)

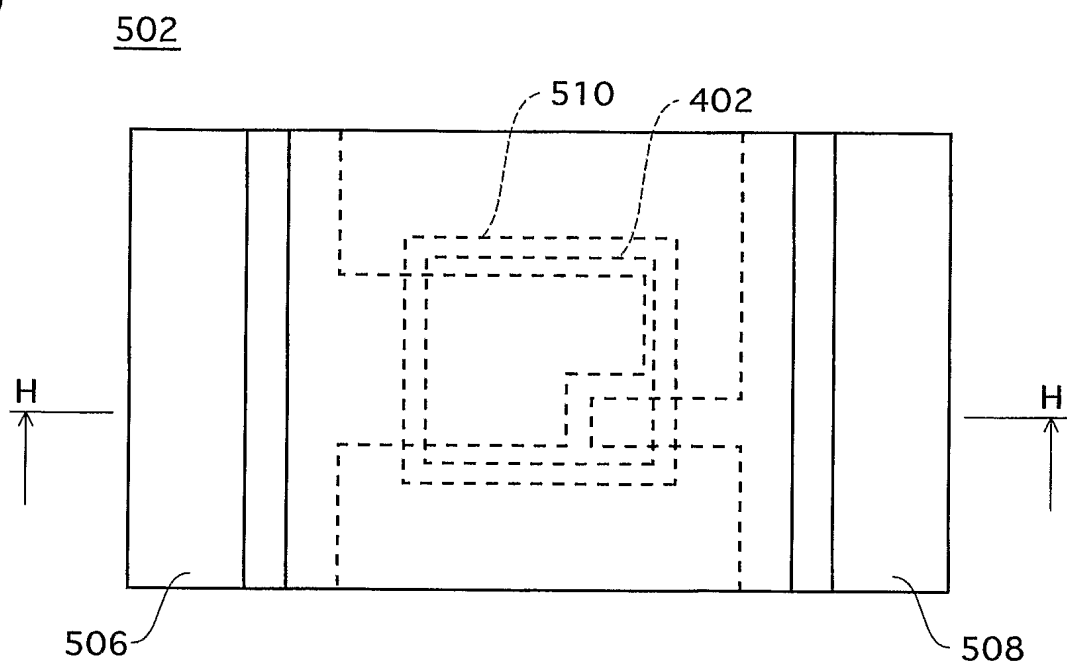


【図 32】

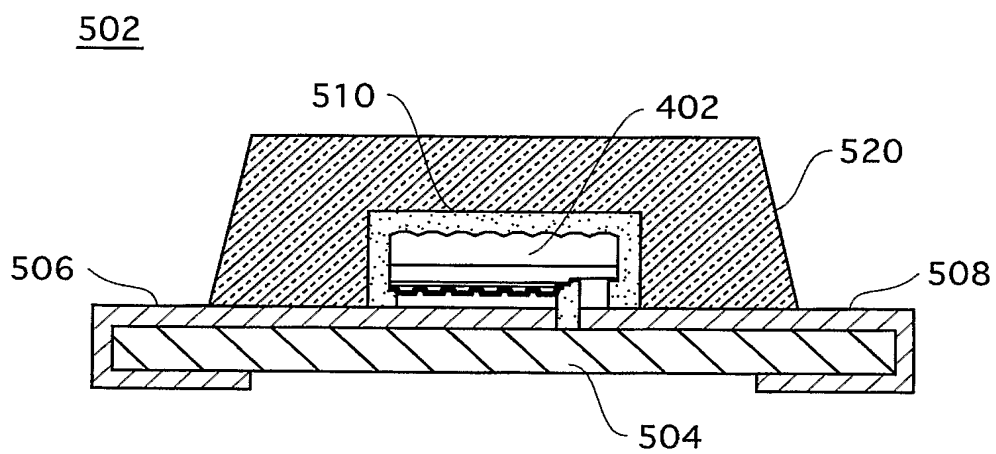


【図 33】

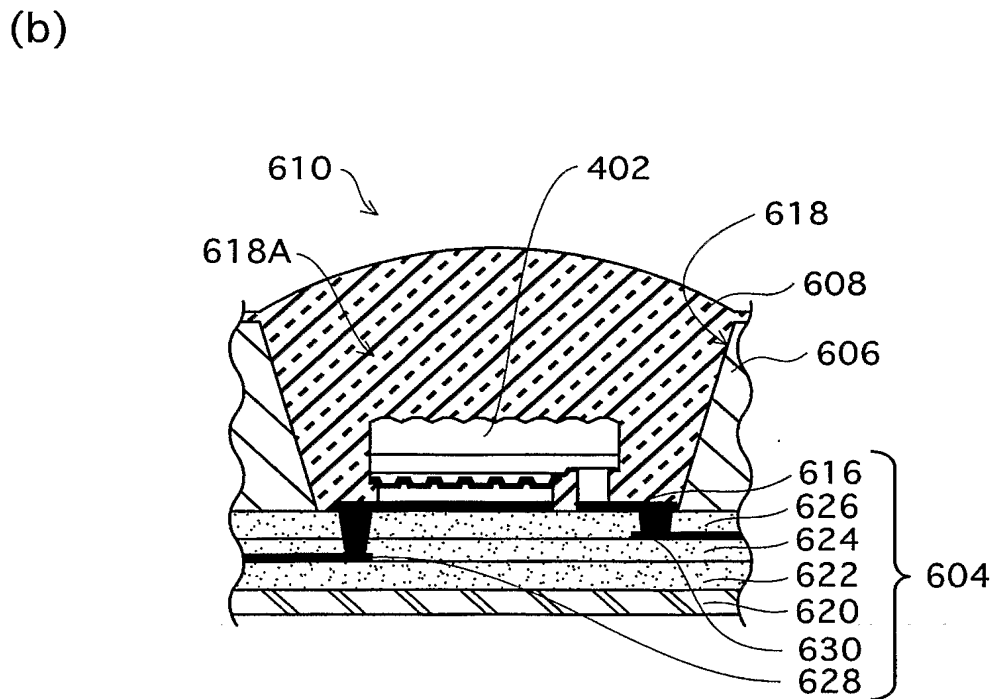
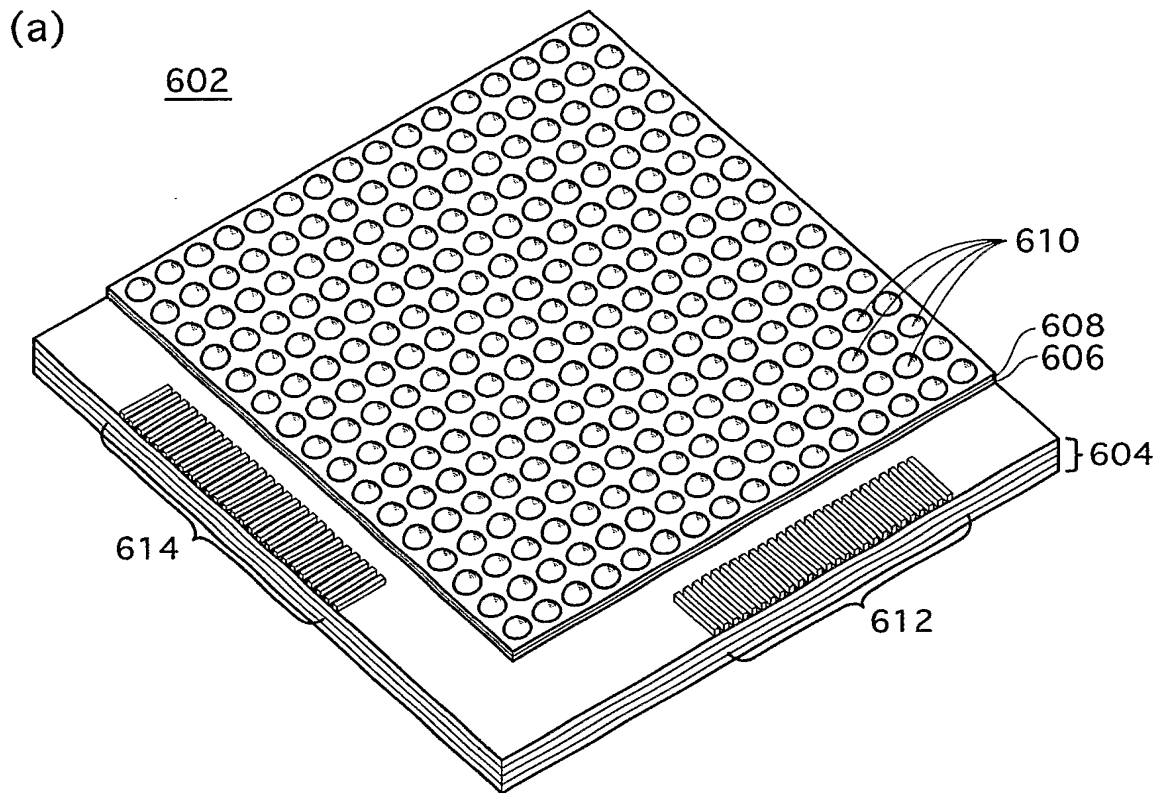
(a)



(b)



【図 34】





【書類名】 要約書

【要約】

【課題】 発光層への注入電流を許容範囲に抑えつつ、発光効率を向上させることが可能な、半導体発光装置を提供すること。

【解決手段】 GaN系半導体からなる p-GaN層 10 と n-GaN層 14 とで多重量子井戸発光層 12 を挟んだ量子井戸構造を有し、n-GaN層 14 側から光を取り出す構成としたLEDチップ 2 において、p側電極 16 を以下の構成とした。p側電極 16 の p-GaN層 10 に臨む面を、円柱状をした複数の凸部 24A が略一様に分散されてなる凹凸面 24B に形成し、前記凸部 24A の頂部と p-GaN層 10 を接合することとした。

【選択図】

図 1

特願 2 0 0 4 - 2 0 8 5 2 4

出 願 人 履 歴 情 報

識別番号 [ 0 0 0 0 0 5 8 2 1 ]

1. 変更年月日	1 9 9 0 年 8 月 2 8 日
[変更理由]	新規登録
住 所	大阪府門真市大字門真 1 0 0 6 番地
氏 名	松下電器産業株式会社